

[Home](#) [About sipo](#) [News](#) [Law&policy](#) [Special topic](#)[SITE SEARCH](#)

Spread spectrum communication system

Application Number	97102062	Application Date	1997.01.22
Publication Number	1188084	Publication Date	1997.11.26
Priority Information	JP149996/961996/5/20		
International Classification	H04B 1/69		
Applicant(s) Name	Mitsubishi Denki K.K.		
Address			
Inventor(s) Name	Murai Hideshi		
Patent Agency Code	72001	Patent Agent	JIANG FUHOU

Abstract

In the present spread spectrum communication equipment there are some problems that needing complicated distributing control for variable speed transmission and different speed transmission or increasing the hardware scale and the consum electricity. Low rate data D1-D4 and middle rate data D5 and D6 are time division multiplexed independently according to their rates by a time division multiplexer TDM(A) (110) so that their rates are converted into the rate of high rate data D7 and D8 which are not passed through the time division multiplexer TDM(A) (110). Subsequently, the entire data are converted into biorthogonal signals by biorthogonal signal generators BORTs (121, 122a-125a), and code division multiplexed by a code division multiplexer CDM(A) (130a). The code division multiplexed signal undergoes modulation by a spreading modulator and a carrier modulator, and transmitted.

[a Machine Translation](#)[a Close](#)[SITE MAP](#) | [CONTACT US](#) | [PRODUCT&SERVICE](#) | [RELATED LINK'S](#)

Copyright © 2008 SIPO. All Rights Reserved



[12] 发明专利申请公开说明书

[21] 申请号 97102062.0

[43]公开日 1997 年 11 月 26 日

[11] 公开号 CN 1166094A

[22]申请日 97.1.22

[30]优先权

[32]96.5.20 [33]JP[31]149996/96

[71]申请人 三菱电机株式会社

地址 日本东京都

[72]发明人 村井英志

[74]专利代理机构 中国专利代理(香港)有限公司

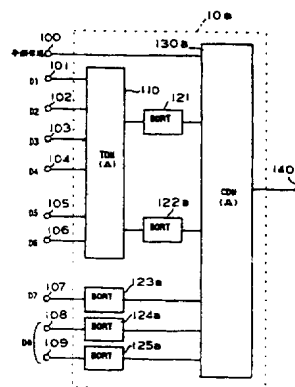
代理人 姜郭厚 叶恺东

权利要求书 2 页 说明书 32 页 附图页数 33 页

[54]发明名称 频谱扩展通信装置

[57]摘要

在现有的频谱扩展通信装置中存在着为进行变速传输、可变速传输而需要复杂的分配控制的课题、或导致硬件规模增大、耗电量增大的课题。本发明为解决上述课题,利用时分多路化装置 TDM (A)110 根据速度比对低速率数据 D1~D4、中速率数据 D5、D6 进行时分多路化,使其与不通过时分多路化装置 TDM (A) 110 的高速率数据 D7、D8 的速率相等。接着,由双正交信号发生装置 121、122a~125a 将所有数据转换为双正交信号后,利用码分多路化装置 CDM (A)130a 进行码分多路化。码分多路化信号在进行扩展调制、载波调制后发送。



权 利 要 求 书

1. 一种频谱扩展通信装置,对数据信号进行多路化,用扩展码序列对多路化信号进行扩展调制,利用扩展调制后的信号进行载波调制并发送,该频谱扩展通信装置的特征在于,它备有:第1时分多路化装置110,用于对低速率数据及中速率数据进行时分多路化;双正交信号发生装置121、122a~125a,用于将时分多路化后的数据及未经时分多路化的高速率数据转换为双正交信号;及第1码分多路化装置130a,用于对上述双正交信号进行码分多路化。

2. 根据权利要求1所述的频谱扩展通信装置,其特征在于:双正交信号发生装置使用沃尔什函数作为正交信号。

3. 根据权利要求1所述的频谱扩展通信装置,其特征在于:第1码分多路化装置使用沃尔什函数作为多路化正交码。

4. 根据权利要求1所述的频谱扩展通信装置,其特征在于:在扩展调制中使用的扩展码序列具有与数据周期相比足够长的代码周期。

5. 一种频谱扩展通信装置,对数据信号进行多路化,用扩展码序列对多路化信号进行扩展调制,利用扩展调制后的信号进行载波调制并发送,该频谱扩展通信装置的特征在于,它备有:第2码分多路化装置126,用于对低速率数据进行码分多路化;第2时分多路化装置112,用于对中速率数据进行时分多路化;双正交信号发生装置122b~125b,用于将时分多路化后的数据及高速率数据转换为双正交信号;及第1码分多路化装置130b,用于对码分多路化后的数据及上述双正交信号进行码分多路化。

6. 根据权利要求5所述的频谱扩展通信装置,其特征在于:双正交信号发生装置使用沃尔什函数作为正交信号。

7. 根据权利要求5所述的频谱扩展通信装置,其特征在于:第1及第2码分多路化装置使用沃尔什函数作为多路化正交码。

8. 根据权利要求5~7中任何一项所述的频谱扩展通信装置,其特征在于:在扩展调制中使用的扩展码序列具有与数据周期相比足够长的代码周期。

9. 一种频谱扩展通信装置,对数据信号进行多路化,用扩展码序列对多路化信号进行扩展调制,利用扩展调制后的信号进行载波调制并发送,该频谱扩展通信装置的特征在于,它备有:第3时分多路化装置114,用于对低速率数据及中速率数据分别按各自的速率进行时分多路化;第3码分多路化装置

127,用于对时分多路化后的低速率数据进行码分多路化;双正交信号发生装置 122c ~ 125c,用于将时分多路化后的中速率数据及未经时分多路化的高速率数据转换为双正交信号;及第 1 码分多路化装置 130c,用于对码分多路化后的数据及上述双正交信号进行码分多路化。

5 10. 根据权利要求 9 所述的频谱扩展通信装置,其特征在于:双正交信号发生装置使用沃尔什函数作为正交信号。

11. 根据权利要求 9 所述的频谱扩展通信装置,其特征在于:第 1 码分多路化装置使用沃尔什函数作为多路化正交码。

12. 根据权利要求 9 ~ 11 中任何一项所述的频谱扩展通信装置,其特征
10 在于:在扩展调制中使用的扩展码序列具有与数据周期相比足够长的代码周期。

13. 一种正交信号发生装置 1220,它根据输入数据从正交函数序列中选择 1 个正交函数作为正交信号输出,其特征在于备有:多个"与"电路 1224 ~ 1226,将与正交函数的代码速度对应的时钟信号各按 2 分频得到的时钟信号
15 和输入数据位进行"与"运算;及第 1"异"电路 1227,用于输入多个"与"电路输出的多个输出值,对其进行"异"运算后作为正交信号输出。

14. 一种双正交信号发生装置 121、122a ~ 125a,用于对正交信号进行极性操作并输出双正交信号,其特征在于备有:多个"与"电路 1224 ~ 1226,将与正交函数的代码速度对应的时钟信号各按 2 分频得到的时钟信号和输入数据位进行"与"运算;第 1"异"电路 1227,用于输入多个"与"电路输出的
20 多个输出值,对其进行"异"运算后作为正交信号输出;及第 2"异"电路 1230,用于对 1 个输入数据位和上述第 1"异"电路输出的正交信号进行"异"运算后输出双正交信号。

15. 一种正交码序列发生装置 1320,用于同时输出相互正交的多个正交
25 码序列,其特征在于:备有多个"异"电路 13200 ~ 13207,用于输入由将对应于正交码的代码速度的时钟信号各按 2 分频得到的时钟信号和有效逻辑电平构成的彼此不同的全部组合中的一个,并对输入的组合值进行"异"运算。

说明书

频谱扩展通信装置

本发明涉及频谱扩展通信装置。

5 直接扩展的频谱扩展通信,是通过在信息信号上乘以扩展码将信息信号的频谱扩展为宽频带、以比信息信号频带宽的传输频带传输信息的通信,具有通信保密性、抗干扰性、抗衰落性、多路访问性等特征。所谓多路通信,是指多个移动台与基站同时通信的通信方式。频谱扩展通信的性能取决于扩展率。所谓扩展率,是指传输频带与信息信号频带之比,即扩展码速度与信息传输速度之比。以 dB 表示扩展率后称作处理增益。例如当信息传输速度为 10kbps、扩展码速度为 1Mcps 时,扩展率为 100,处理增益为 20dB。

采用了频谱扩展通信的多路访问方式,称为 CDMA(码分多路访问)方式。在 CDMA 方式中,每个用户或信道使用不同的扩展码,根据扩展码识别用户或信道。

15 CDMA 方式的信道容量(同一频带上的信道数)不如 TDMA(时分多路访问)方式等其他多路访问方式,但例如 Gilhousen 等在他们的论文中所报告的,在应用于蜂窝式电话系统的情况下,优于 TDMA 方式,参阅 Gilhousen 等:"关于蜂窝式系统的容量",IEEE 会刊,第 40 卷,第 2 期,1991 年 5 月。

20 图 28 示出上述论文中给出的蜂窝式移动通信系统的基站发送装置。因在基站同时对多个用户发送信息,所以是将来自各个用户的信号多路化之后再行发送。在图 28 中,2801 ~ 280N 是从第 1 用户到第 N 用户(用户#1 ~ 用户#N)的发送信号处理装置,其输出信号输入到数字线性组合器及 QPSK 调制器 2810,被多路化后,进行载波调制,然后输入到发送部 2811,经频率转换和功率放大后向各移动台发送。QPSK(正交相移键控)通常称为四相数字相位调制。

25 由于在 CDMA 方式中采用不同的扩展码,所以用户间的相互干扰量保持较低的电平,但如用户数增加,则干扰量的总和将会增大。信道的容量由该干扰量的总和及容许的接收信号质量决定。

30 从基站向多个移动台发送信号时,对各移动台的发送时间可以同步进行。在这种情况下,通过采用正交码作为扩展码,可将从同一基站接收发送信号的移动台之间的相互干扰量减小到零。虽然由从其他基站发送的信号引起的相互干扰、或即使是同一基站的信号中也存在着的多路衰落在接收时

间不同的信号之间会产生相互干扰,但因采用正交码能减小相互干扰,所以对 CDMA 系统具有非常好的性质。

在以下说明的现有技术中,除非事先特别说明,当从基站向移动台发送时,进行正交码的多路化传输。

5 图 29 和图 30 是例如美国专利 5103459 号所公开的基站多路传输方法。图 29 所示的装置与图 28 示出的发送信号处理装置 2801 ~ 280N 之一相对应,图 30 所示的装置则对应于图 28 示出的线性组合器及 QPSK 调制器 2810、发送部 2811。

10 在图 29 中,音频信道数据 2901 由纠错编码器 2902 纠错编码后由频谱交错器 2903 进行交错操作,并输入到数据加密器 2904,与另一输入即 PN(伪随机)码发生器 2905 产生的 PN 码进行"异"运算(EX-OR),对数据加密。这里,因其目的在于数据加密,所以 PN 码发生器 2905 产生的 PN 码的代码速度和频谱交错器 2903 的输出速度相同,不进行频谱扩展。

15 数据加密器 2904 的输出,在正交编码器 2906 中,利用由沃尔什(Walsh)函数发生器 2907 提供的沃尔什函数进行正交编码。沃尔什函数是由哈达玛(Hadamard)矩阵生成的正交码序列,对每个用户分配不同的沃尔什函数。在图 29 的例中,以数据加密器 2904 的输出的 64 倍的代码速度进行正交编码。

20 正交编码器 2906 的输出被分成 2 路,输入到 2 个频谱扩展调制器(EXOR)2908 及 2909,利用由 2 个 PN 码发生器 2910 及 2911 产生的 PN 序列进行频谱扩展。2 个 PN 码发生器 2910 及 2911 产生的 PN 码是对所有用户通用的 PN 码,是为减小从不同基站发送的信号之间的相互干扰而使用的。PN 码的代码速度与沃尔什函数的代码速度相同。

25 频谱扩展调制器 2908 及 2909 的输出通过 FIR(有限脉冲响应)滤波器 2912、2913 进行波形整形(频带限制)后,利用增益调整器(GAIN)2914、2915 进行增益调整,并输入到图 30 所示的线性组合器及 QPSK 调制部。对图 30 所示的线性组合器及 QPSK 调制部,还同时输入利用与图 29 所示具有相同结构的不同正交码(编号不同的沃尔什函数)进行正交编码后的频谱扩展信号。

30 正交编码后的频谱扩展信号由数-模转换器(D/A)3011 ~ 30N2 转换为模拟信号后,分别输入到加法器(ΣI)3030 及加法器(ΣQ)3031,进行加法运算构成多路化信号,以便合成为通用的扩展码。多路化信号利用乘法器 3032、3033 与 2 个彼此正交的载波($\sin(2\pi ft)$ 、 $\cos(2\pi ft)$)相乘,并由加法器

(Σ)3034 合成,从而进行 QPSK 调制。

在这种情况下,各用户信号的同一信息被分成 2 个,分别以不同的 PN 码序列进行频谱扩展后进行 QPSK 调制,所以信息调制成为 BPSK(二进制相移键控调制、或双相数字相位调制),扩展调制成为 QPSK(四相数字相位调制)。

经 QPSK 调制后的多路化信号,在乘法器 3035 中与由频率合成器施加的正弦波相乘后,由带通滤波器(BPF)3036 抽出基频分量,经 RF(射频)放大器(RF AMP)3037 放大,并被导入天线。

在 CDMA 方式中,总的干扰功率越低,则越能确保大的信道容量。在话音通信中,并不总是通话状态,也有无声的时候,所以如果在无声区间不进行信息传输,就能相应地提高信道容量。

在图 29 和图 30 示出的例中,为提高信道容量,将音频编码器的速率根据话音通信状态设定为 4 级(满速、 $1/2$ 、 $1/4$ 、 $1/8$),并根据速率设定发送功率。这种方法虽然是使编码器的输出以相同速率动作,但可根据速率重复输出同一编码器的输出内容,并按照重复的次数减低功率。

例如,当速率为 $1/2$ 时,在同一时间内传输的位数为满速时的 $1/2$,所以编码器的输出也为 $1/2$ 。通过由编码器将同一内容重复 2 次,可将发送功率设定为 $1/2$ 后进行传输。同样,无声状态时,将背景声以 $1/8$ 的速率进行音频编码,并由纠错编码器将同一编码数据连续输出 8 次,从而将发送功率设定为 $1/8$ 后进行发送。

在如上的图 29 和图 30 所示的例中,给出了对从基站发送的信号使用正交码抑制相互干扰的装置,及根据话音通信状态切换信息速度以减低发送功率的装置等,但由于是假定为蜂窝式电话系统的低速传输速率系统,所以图 29 中示出的音频信道数据 2901 的最高速度被限制为 9.6kbps。因此,在传输音频以外的图象或计算机数据等速度更高的数据时,需要有其他装置。

图 31 示出特表平 5-506763 号公报所公开的用于发送更高速的数据的装置,是与图 29 和图 30 给出的装置例对应的。图 31 中示出的装置与图 29 和图 30 所示装置的不同之处在于,控制器 3101 一面根据输入数据速度对纠错编码器的编码率、频谱交错尺寸、沃尔什函数的码长进行最佳控制,以将扩展编码速率即传输带宽保持恒定,一面与各种传输速度相适应。在该公报中,表 1 列出与输入数据速度对应的控制器 3101 对规定的编码率、沃尔什函数码长的设定例。

表 1

扩展码速度 (Mchip/s)	输入数据速度 (kbit/s)	总扩展 系数	编码 系数	沃尔什函数系数
1.2288	9.6	128	2	64
1.2288	4.8	256	4	64
1.2288	19.2	64	2	32
1.2288	16	76.8	2.4	32

在表 1 中,扩展码速度由输入数据速度和总扩展系数的乘积给出,而总扩展系数为编码系数和沃尔什函数系数之积。例如,输入数据速度为 9.6kbps 时,使用编码系数 2(=编码率 1/2)的纠错码(卷积码),纠错编码后的编码符号率为 19.2kbps(=9.6 × 2),对各编码位乘以码长 64 的沃尔什函数,可得扩展码速度为 1.2288Mchip/s(=19.2kbps × 64)。对其他传输速度也是同样的。另外,编码系数意味着纠错编码输出位数与输入信息位数之比。即,编码系数是编码率的倒数。

在以上的设定方法中,沃尔什函数系数在代码结构上为 2 的乘方幂,并使扩展码速度的上限为 1.2288Mchip/s,因而可以设想到能最大限度地利用可使用的传输频带。即,,可通过调整编码系数及沃尔什函数系数使输入数据速度与 9.6kbps 的整数倍时对应,可通过使编码系数为非整数,并适当地设定沃尔什函数系数使输入数据速度与 9.6Kbps 的非整数倍时对应。为此,在编码方法中,除卷积编码外,还要采用一种被称作穿孔编码的方法。

在如上的图 31 所示的例中,对应于传输速度的增加,可通过改变编码系数及沃尔夫函数系数相应处理,但随着传输速度的进一步增加,将使编码系数减小,或使沃尔什函数系数减小。

但是,编码系数的减小将导致纠错能力的降低,所以在为获得所需要的传输质量上存在着限制。例如,在图 31 所示的例中,如编码系数不是在 2 以上,就不能实现与数据速度 9.6kbps 程度相当的传输质量。

另外,沃尔什函数系数的减小使相乘的 PN-1、PN-Q 的码长减小,这将导致扩展率(扩展码速度/数据传输速度)的减小,多路访问性、抗串扰性、抗干扰性等频谱扩展通信的特征随之被削弱,因而自然也存在着限制。例

如,Ryuji KOHNO 等在他们的论文中报告了从抗多路衰落性、系统均匀性等观点考虑,处理增益(即扩展率)为 100 ~ 1000 左右(上限受硬件的实现性及频带分配等限制),参阅 Ryuji KOHNO 等:"用于无线通信的扩展频谱访问方式",IEEE 会刊,第 58 ~ 67 页,1995 年 1 月。

5 因此,在图 31 示出的例中,当以超过 19.2kbps 的数据速度进行通信时,必须采用其他装置。图 32 ~ 图 36 是表示能够处理 A.H.Aghvami 在他的论文中给出的各种服务业务的 CDMA 方式的图。(参阅 A.H.Aghvami:"未来的支持多用途操作的 CDMA 蜂窝式移动系统",第 5 届 IEEE 个人、室内及移动无线通信国际讨论会,1994 年。)

10 图 32 是将数据速度不同的信号在所分配的整个频带上扩展的方式。即,扩展码的代码速度相同而数据速度不同,所以处理增益(扩展率)随数据速度而变化。这时,扩展码及发送功率也取决于所要求的传输性能。

15 当在 CDMA 方式中数据速度彼此不同时,为使传输质量相同,多数是将每 1 位数据的能量作为评价基准。即,高速率信号(数据)为缩短数据间隔需要大的功率,低速率数据(音频)为加大数据间隔不需要大的功率,只需小功率即可。这种方法虽然是最简单的方式,但因扩展率随着速度变高而减小,所以仍存在着与图 31 所示情况同样的使系统失去 CDMA 的特征的课题。

20 图 33 示出一种将整个频带分成大小不同的部分频带的方式,对低速率信号(音频)分配小的部分频带(小的子信道),对中速率信号(视频)分配大的部分频带(大的子信道),而对高速率信号则分配整个频带。小的部分频带(小的子信道)和大的部分频带(大的子信道)可分开或重叠使用。

25 在这种方式中,虽然具有在某种传输速度以下能将处理增益(扩展率)设定在一定范围内的优点,但从另一方面来看,当传输速度在一定值以上时扩展率减小,所以仍存在着与图 31 所示方式及图 32 所示方式同样的使系统失去 CDMA 的特征的课题。此外,由于低速率信号或中速率信号使用不同频率,所以存在需要频率分配控制机构及多频率发生机构的课题。还必须准备其传输频带与各种速率对应的多个模拟部(例如滤波器等),所以存在着发送装置及接收装置都必须大型化的课题。

30 图 34 是将时隙分成大小不同的部分时隙的方式,对低速率信号(音频)分配小的时隙,对中速率信号(视频)分配大的时隙,对高速率信号(数据)分配全时隙,各时隙可分开或重叠使用。

在这种方式中,也具有在某种传输速度以下能将处理增益(扩展率)设定

在一定范围内的优点,但从另一方面来看,当传输速度在一定值以上时扩展率减小,所以也存在着与图 31、图 32 及图 33 所示方式同样的使系统失去 CDMA 的特征的课题。

另外,在图 32 至图 34 所示的方式中,扩展率随传输速度的增大而减小,同时数据间隔也变小,所以当使用周期扩展码时,对与数据间隔相当的延迟波失去识别能力,存在着产生码间干扰的课题。

图 35 是示出对中速率信号及高速率信号分配多个扩展码的多码方式的图。对中速率信号及高速率信号进行与速度对应的并行数据的串-并转换,在以分别正交的代码进行正交编码后,作为多个不同的低速信号进行多路化。按照这方法可用同一扩展率对各种速度的数据进行扩展,因此对图 32 至图 34 所示方式存在的课题即处理增益(扩展率)降低或码间干扰提供了一种对策。振幅随多路化而变化的问题,可以通过以多级二进制转换进行二进
10 制化后利用 PN 码扩展来解决。在 Aghvami 的论文中提出采用正交调制,即选择输出如象沃尔夫码的正交码之一用作多级二进制转换。

但是,在多级二进制转换中存在着如多路化数增多则频率效率急剧恶化的课题。其原因是,如多路化数为 N ,则正交函数的码长为 $2N$,所以当以相同的处理增益(扩展率)和扩展码速度传输时,与同样情况下的多级传输时相比,需要 $2N$ 倍的传输频带。

另外,在进行不是正交调制而是通常的多级二进制转换的传输时,可以进行一般的并-串转换,但即使是在这种情况下,如以相同的处理增益(扩展率)和扩展码速度传输,则与同样情况下的多级传输时相比,仍需要 N 倍的传输频带,所以频率效率降低的课题依然没有消除。

图 36 是示出将图 32 至图 35 所示方式组合后的方式的图。图 36 示出的方式是根据服务业务及电波传播环境将图 32 至图 35 所示方式进行组合的方式。如采用这种方式,则可以对各种情况进行最佳处理,但存在着系统控制
25 极其复杂、有效分配的控制也很复杂的课题。

图 37 至图 40 是示出特开平 7-303090 号公报所公开的使用频谱的最佳化系统的图,涉及使从高速用户到低速用户使用的频谱最佳化的系统。

图 37 所示方式是对速度不同的用户分配时隙数及代码数的一种方式。除时隙数外在分配多个扩展码这一点上与图 34 所示方式不同。在图 37 所示方式中,对高速传输可进行多码传输,以便获得某个规定值以上的处理增益,但例如用户 F 尽管原来仅用单码(单个码)也可以得到一定的处理增益(扩
30

展率),可是为进行多码(3个码 C_0 、 C_1 、 C_2)传输,就必须在接收机侧准备多个相关器,所以存在使装置变得复杂的课题。

图 38 所示方式是对速度不同的用户分配部分频带及代码的方式。除部分频带外在分配多个扩展码这一点上与图 33 所示方式不同。图 38 所示方式对高速传输为获得某个规定值以上的处理增益,可进行多码传输,但例如用户 F 尽管原来仅用单码(单个码)也可以得到一定的处理增益(扩展率),可是为进行多码(3个码 C_0 、 C_1 、 C_2)传输,就必须在接收机侧准备多个相关器,所以存在使装置变得复杂的课题。此外,还存在对频率分配及代码分配必须进行复杂的控制的课题。由于还必须准备与多个发送接收频率、多个频带对应的多个频率合成器、及具有多个传输频带的模拟部,所以存在着发送装置及接收装置双方都必须大型化的课题。

图 39 所示方式是对速度不同的用户分配时隙及代码两者的方式。但是,代码不是多码而是单码,准备的是码长不同的代码。此外,还准备着代码速度不同的扩展码。高速用户可通过在如图中 A 所示的代码空间中长时间占有小代码 C_5 、或在如图中 G 所示的代码空间中短时间占有大代码 C_6 来实现高速传输。

图 39 所示方式与图 37 所示方式相比,所分配的代码只是一个,所以在接收侧只准备与相应的一个代码对应的相关器即可。但是,当所分配的是大的代码空间时,必须提高代码速度,所以为了适应与代码空间大小相当的代码速度,就必须准备多个扩展码发生器或相关器。此外,传输频带由代码速度决定,所以需准备具有多个传输频带的模拟部,或如容许特性恶化而准备多个宽频带滤波器。在前者的情况下,存在发送装置及接收装置的规模变大的课题,而在后者的情况下,存在传输质量恶化的课题。

图 40 所示的方式是将图 37、图 38 及图 39 示出的时隙、频率及代码的分配进行组合,使其达到最佳效果的方式,具有能根据情况有效地使用频率、时间及代码空间的优点。但是,存在着必须对频率、时间及代码的复杂分配进行控制的课题。此外,由于在发送机及接收机双方都必须准备与复杂的代码对应的相关器、与复杂的传输频带对应的模拟部,所以存在着电路规模变大的课题。

另外,在图 37 和图 38 示出的方式中,没有对多码多路化的信号电平多值化采取对策。因此,根据信号电平的多值数,对在发送侧使用的功率放大器的线性提出了严格要求,存在着妨碍电路规模小型化及降低耗电量的课题。

一般说来,在 CDMA 方式的频谱扩展通信中,可通信的信道数比可分配的信道数(代码数)少。其原因是,从基站到移动台即使进行采用正交码的多路传输,由于多路衰落的影响或来自邻接小区的基站的干扰也仍然要产生相互干扰,而且随着多路化信道数的增加,相互干扰也增大,因而不能达到规定的误码率。由于从移动台到基站的通信在移动台之间很难在时间上同步,所以不能期望发挥正交码的效果,因而与从基站到移动台的通信相比,相互干扰变得更大。

在以上提到的论文中,Gilhousen 等报告了在如图 28、图 29 及图 30 示出的系统中对基站的可分配信道数为 64,但可通信的信道数为 36 左右。该数值是包含根据话音状态降低速率所产生的信道容量增大效果的值,由于是在其他条件例如发送功率控制或扇区化增益等为理想情况下的值,所以实际上的可通信信道数还要进一步减少。即,实际上可使用的信道仅为可分配信道中大约一半左右的信道。对于图 31 至图 40 所示的现有方式可以说都是相同的。

为了有效利用可分配信道,例如,如表 2 所示,考虑将多路化数(沃尔什函数系数)从 64 减小为 32、并使纠错码的纠错能力提高的方法。这种方法相当于将编码系数设定为高值的情况。

表 2

扩展码速度 (Mchip/s)	输入数据速度 (kbit/s)	总扩展 系数	编码 系数	沃尔什 函数系数
1.2288	9.6	128	4	32

当采用这种方法时,因纠错能力提高,所以通信质量提高,但存在译码所需处理量增大,因而使硬件规模增大的课题。即,如现有技术所示,在纠错码中采用卷积码时,作为译码方法要多次采用维托毕译码,但维托毕译码的处理量取决于编码系数($1/r$; r 为编码率)及约束长度(K),并与 $(1/r)K$ 成比例,所以如编码系数变成 2 倍(从 2 变为 4),则处理量将从 $2K$ 变为 $4K$ 。由于在现有技术中。约束长度 K 经常使用 7 至 9,所以译码处理量按 27 或 47 成比例增大。

另外,还希望对由多码多路化引起的信号电平的多值电平化采取对策。

图 41 是 Katsura(桂)等在其报告中所提出的并行组合方式的框图,可参阅 Katsura(桂)等:"在 PC-CDMA(并行组合码分多路访问)的多路瑞利衰落环境下的软判断维托毕译码特性的研究",电子信息通信学会技术研究报告,SST95-58(1995 年 9 月),pp.79-83。

5 在图 41 中,对信息数据用速率(1/2)的卷积码进行纠错编码及频谱交错后,按 128 编码位并行分配。将该 128 编码位以 4 编码位为单位进行 32 系统的多码多路传输。多码多路传输用的正交码,是被称为正交 GOLD 码的代码,其总数备有 256 个。但是,由于多路化数为 32,所以将 256 个正交 GOLD 码对 32 个系统各分配 8 个,从每个系统的 8 个码中选择 1 个进行传输。选择哪
10 一个码由 4 个编码位决定。即,由 3 个编码位选择 8 个正交码中的某一个,而由剩下的 1 位决定所选择的正交码的极性。另外,关于正交 GOLD 码,在 Shu(朱)等的报告中有详细的论述,可参阅 Shu 等:"关于非线性二进制扩展序列",电子信息通信学会技术研究报告,IT90-7(1990 年 5 月),pp.37-42。

在接收侧,可以通过检测以哪一种极性发送的哪个码,对每个系统的 4 个
15 位进行解调。为进行极性检测还必须在接收侧进行同步检波,在图 41 示出的系统中,通过将导频信道用的正交码多路化后同时传输,并在接收侧对导频信道进行解调以抽出载波相位,可以很有效地进行同步检波。

这种方法被称为双正交信号传输方式,例如 Yokoyama(横山)等在其著作中报告了该方式的特性,可参阅 Yokoyama(横山)著:"频谱扩展通信系统
20 ",1988 年,科学技术出版社(日本)。双正交信号传输方式与通常的信号传输方式相比,具有改善误码率的效果。另外,因一个正交码对应着 4 个编码位,所以多路化数变为 1/4,因而具有减低对放大器的线性要求的优点。

但是,在图 41 所示的系统中,必须在发送侧准备全部正交码,而在接收侧必须对全部正交码求出与接收信号的相关性,因而存在发送装置和接收装置
25 双方的规模都要增大的课题。此外,由于是以每 4 个编码位 1 个序列的双正交信号传输为基础,仅对高速传输进行多码多路化处理,所以存在着对与 4 编码位没有整数倍关系的低速率传输缺乏灵活性的课题。随着速度变为高速,必须对每个信道单独准备不同的相关器,所以还存在硬件规模增大的课题。

本发明是为解决如上所述的课题而开发的,其目的是提供一种无需对时
30 隙、代码、频率等进行复杂的分配控制、能有效地进行可变速传输或变速传输、并能将硬件规模的增大限制在最小限度的频谱扩展通信装置。

本发明的频谱扩展通信装置,是将数据信号多路化、用扩展码序列对多路

化信号进行扩展调制、利用扩展调制后的信号进行载波调制并发送的频谱扩展通信装置,它备有:第 1 时分多路化装置,用于对低速率数据及中速率数据进行时分多路化;双正交信号发生装置,用于将时分多路化后的数据及未经时分多路化的高速率数据转换为双正交信号;及第 1 码分多路化装置,用于对上述双正交信号进行码分多路化。

在本发明的频谱扩展通信装置中,双正交信号发生装置使用沃尔什函数作为正交信号。

在本发明的频谱扩展通信装置中,第 1 码分多路化装置使用沃尔什函数作为多路化正交码。

10 在本发明的频谱扩展通信装置中,在扩展调制中使用的扩展码序列具有与数据周期相比足够长的代码周期。

本发明的频谱扩展通信装置,是将数据信号多路化、用扩展码序列对多路化信号进行扩展调制、并利用扩展调制后的信号进行载波调制并发送的频谱扩展通信装置,它备有:第 2 码分多路化装置,用于对低速率数据进行码分多路化;第 2 时分多路化装置,用于对中速率数据进行时分多路化;双正交信号发生装置,用于将时分多路化后的数据及高速率数据转换为双正交信号;及第 1 码分多路化装置,用于对码分多路化后的数据及上述双正交信号进行码分多路化。

20 在本发明的频谱扩展通信装置中,双正交信号发生装置使用沃尔什函数作为正交信号。

在本发明的频谱扩展通信装置中,第 1 及第 2 码分多路化装置使用沃尔什函数作为多路化正交码。

在本发明的频谱扩展通信装置中,在扩展调制中使用的扩展码序列具有与数据周期相比足够长的代码周期。

25 本发明的频谱扩展通信装置,是将数据信号多路化、用扩展码序列对多路化信号进行扩展调制、并利用扩展调制后的信号进行载波调制并发送的频谱扩展通信装置,它备有:第 3 时分多路化装置,用于对低速率数据及中速率数据分别按各自的速率进行时分多路化;第 3 码分多路化装置,用于对时分多路化后的低速率数据进行码分多路化;双正交信号发生装置,用于将时分多路化后的中速率数据及未经时分多路化的高速率数据转换为双正交信号;及第 1 码分多路化装置,用于对码分多路化后的数据及上述双正交信号进行码分多路化。

在本发明的频谱扩展通信装置中,双正交信号发生装置使用沃尔什函数作为正交信号。

在本发明的频谱扩展通信装置中,第 1 码分多路化装置使用沃尔什函数作为多路化正交码。

5 在本发明的频谱扩展通信装置中,在扩展调制中使用的扩展码序列具有与数据周期相比足够长的代码周期。

本发明的频谱扩展通信装置,是一种根据输入数据从正交函数序列中选择 1 个正交函数作为正交信号输出的正交信号发生装置,它备有:多个"与"电路,将与正交函数的代码速度对应的时钟信号各按 2 分频得到的时钟信号和输入数据位进行"与"运算;及第 1"异"电路,用于输入多个"与"电路输出的多个输出值,对其进行"异"运算后作为正交信号输出。

本发明的频谱扩展通信装置,是一种对正交信号进行极性操作并输出双正交信号的双正交信号发生装置,它备有:多个"与"电路,将与正交函数的代码速度对应的时钟信号各按 2 分频得到的时钟信号和输入数据位进行"与"运算;第 1"异"电路,用于输入多个"与"电路输出的多个输出值,对其进行"异"运算后作为正交信号输出;及第 2"异"电路,用于对 1 个输入数据位和上述第 1"异"电路输出的正交信号进行"异"运算后作为正交信号输出。

本发明的频谱扩展通信装置,是一种同时输出相互正交的多个正交码序列的正交信号发生装置,它备有多个"异"电路,用于输入由将对应于正交函数的代码速度的时钟信号各按 2 分频得到的时钟信号和有效逻辑电平构成的彼此不同的全部组合中的一个,并对输入的组合值进行"异"运算。

图 1 是表示本发明实施形态 1 的多路化部的图。

图 2 是表示本发明实施形态 1 至实施形态 3 的频谱扩展通信装置总体结构的图。

图 3 是表示本发明实施形态 1 的输入到多路化部的数据的速度关系的图。

图 4 是表示本发明实施形态 1 的时分多路化装置的动作的图。

图 5 是表示本发明实施形态 1 的时分多路化装置的另一种动作的图。

30 图 6 是表示本发明实施形态 1 至实施形态 3 的双正交信号发生装置的详图。

图 7 是表示本发明实施形态 1 的双正交信号发生装置的输出的图。

图 8 是表示本发明实施形态 1 的第 1 码分多路化装置的动作的图。

图 9 是表示本发明实施形态 1 至实施形态 3 的第 1 码分多路化装置的结构图。

5 图 10 是表示本发明实施形态 1 至实施形态 3 的第 1 码分多路化装置的动作的图。

图 11 是表示本发明实施形态 1 至实施形态 3 的第 1 码分多路化装置内的正交码序列发生装置的图。

图 12 是表示本发明实施形态 1 至实施形态 3 的扩展调制部及载波调制部的构成例的图。

10 图 13 是表示本发明实施形态 1 至实施形态 3 的 BPSK 扩展调制部的构成例的图。

图 14 是表示本发明实施形态 1 至实施形态 3 的 BPSK 载波调制部的另一构成例的图。

15 图 15 是表示本发明实施形态 1 至实施形态 3 的扩展调制部及载波调制部的另一构成例的图。

图 16 是表示本发明实施形态 1 至实施形态 3 的 QPSK 载波调制部的结构的图。

图 17 是表示本发明实施形态 1 至实施形态 3 的扩展调制部及载波调制部的另一构成例的图。

20 图 18 是表示本发明实施形态 1 至实施形态 3 的扩展调制部及载波调制部的另一构成例的图。

图 19 是表示本发明实施形态 1 至实施形态 3 的 QPSK 扩展调制部的结构的图。

图 20 是表示本发明实施形态 2 的多路化部的构成例的图。

25 图 21 是表示本发明实施形态 2 的第 2 码分多路化装置的动作的图。

图 22 是表示本发明实施形态 2 的第 2 码分多路化装置内的双正交信号发生装置的构成例的图。

图 23 是表示本发明实施形态 2 的第 1 码分多路化装置的动作例的图。

30 图 24 是表示本发明实施形态 2 的第 2 码分多路化装置和第 1 码分多路化装置的时间关系的图。

图 25 是表示本发明实施形态 3 的多路化部的构成例的图。

图 26 是表示本发明实施形态 3 的第 3 时分多路化装置的动作例和第 3

码分多路化装置的动作例的图。

图 27 是表示本发明实施形态 3 的第 1 码分多路化装置的动作例的图。

图 28 是表示现有的移动通信系统中的基站发送装置例的图。

5 图 29 是表示现有的移动通信系统中的基站发送装置的另一例(其 1)的图。

图 30 是表示现有的移动通信系统中的基站发送装置的另一例(其 2)的图。

图 31 表示现有的频谱扩展通信系统例的图。

10 图 32 是表示现有的将数据速度不同的信号在所分配的整个频带上扩展的方式例的图。

图 33 是表示现有的将全频带分成大小不同的部分频带的方式例的图。

图 34 是表示现有的将时帧分成大小不同的部分时隙的方式例的图。

图 35 是表示现有的对速率不同的信号分配多个扩展码的多码方式例的图。

15 图 36 是表示现有的对图 32 至图 35 所示方式进行译码的方式例的图。

图 37 是表示现有的对速度不同的用户分配时隙数及代码数的方式例的图。

图 38 是表示现有的对速度不同的用户分配部分频带及代码的方式例的图。

20 图 39 是表示现有的对速度不同的用户分配时隙及代码两者的方式例的图。

图 40 是表示现有的对图 37 至图 39 示出的时隙、频率及代码的分配进行最佳组合的方式例的图。

图 41 是表示现有的并行组合方式例的系统框图。

25 [符号说明]

110 第 1 时分多路化装置、 112 第 2 时分多路化装置、 114 第 3 时分多路化装置、 121、 122a ~ 125a;双正交信号发生装置、 126 第 2 码分多路化装置、 127 第 3 码分多路化装置、 130a、 130b、 130c 第 1 码分多路化装置、 1224 ~ 1226 "与"电路、 1227 第 1"异"电路、 1230 第 2"异"电路、
30 13200 ~ 13207 "异"电路。

以下,说明本发明的一个实施形态。

图 2 是表示频谱扩展通信装置的总体结构的图,图 2(a)示出发送装置,图 2(b)示出接收装置。在图 2(a)所示的发送装置中,10 是多路化部、20 是扩展调制部、30 是载波调制部、40 是 IF/RF 部。在图 2(b)所示的接收装置中,50 是 RF/IF 部、60 是载波解调部、70 是扩展解调部、80 是数据分离部。此外,在图 2 中虽未示出,但可根据需要采用分集式天线结构。

当图 2(a)中示出的发送装置是基站、图 2(b)中示出的接收装置是移动台时,控制数据、多个用户等的发送数据输入到多路化部 10。通过将多个通信信道分配给高速率用户,可以在同一传输路径中容纳从高速率用户到低速率用户。

在图 2(a)中示出的发送装置是基站、图 2(b)中示出的接收装置是移动台的情况下,当发送数据仅为低速率数据时,对多路化部 10 仅输入 1 个信道宽度的信息数据,控制数据则根据需要输入。这样,由于只有 1 个信道宽度的信息数据因而没有必要多路化时,可将多路化部 10 省去。如为高速率数据时,可根据其速度将 1 个数据用多个通信信道发送。

在图 2(a)中,输入信息数据经多路化部 10 多路化后,由扩展调制部 20 进行频谱扩展。这样,通过分配多路化部 10 和扩展调制部 20 的功能,在多路化阶段就不一定要对传输频带进行随机的频谱扩展,由于是对多路化后的信号进行扩展调制,可以省去冗长的处理,所以能使装置简单化。载波调制部 30 利用由扩展调制部 20 进行了频谱扩展的数据进行载波调制,由 IF/RF 部 40 进行频率转换、放大等处理后输出到天线部。另外,图中虽未示出,但输入到多路化部 10 的信息数据,大多是经过纠错编码、频谱交错等处理后的编码数据。此外,纠错编码、频谱交错等处理大多是将发送数据分成帧后以帧为单位进行的,在这种情况下,输入数据也可以看作构成帧或时隙的数据。

在图 2(b)中,天线部接收到的信号由 RF/IF 部 50 放大并进行频率转换,在载波调制部 60 中变为基带信号,在扩展解调部 70 对接收信号和扩展码进行相关运算(相乘·积分运算),并由数据分离部 80 从多路化数据只分离和抽出所需要的数据。另外,根据图 2(a)所示发送机的多路化部 10 的多路化方法,在图 2(b)示出的接收机的扩展解调部 70 的输出中,有时已经分离抽出了所需要的数据。在这种情况下,数据分离部 80 的功能包括在扩展解调部 70 内。

另外,图中虽未示出,但在图 2(a)所示的发送装置和图 2(b)所示的接收装置中还包含有对各部进行控制的控制部。

实施形态 1

图 1 是表示图 2(a)所示发送装置的多路化部 10 的结构图,100 是导频(Pilot)信道输入端子、101 ~ 104 分别为低速率数据 D1 ~ D4 的输入端子、105 和 106 是中速率数据 D5、D6 的输入端子、107 是高速率数据 D7 的输入端子、108、109 是高速率数据 D8 的输入端子、110 是时分多路化装置 TDM(A)、121、122a ~ 125a 是双正交信号发生装置 BORT、130a 是码分多路化装置 CDM(A)、140 是输出端子。

在图 1 所示的多路化部 10a 中,可以根据通信要求适当分配经时分多路化的低速率数据数、中速率数据数、及未经时分多路化的高速率数据数。

以下,说明有关的动作。

低速率数据 D1 ~ D4 及中速率数据 D5、D6,在时分多路化装置 TDM(A)110 中按各自的速度比进行时分多路化,使其与不通过时分多路化装置 TDM(A)的高速率数据 D7、D8 具有相同的速率。接着,所有数据由双正交信号发生装置 BORT121、122a ~ 125a 转换为双正交信号后,在码分多路化装置 CDM(A)130a 中进行正交码多路化,形成多路化部 10a 的输出。

图 3 是表示输入到图 1 所示多路化部 10a 的低速率数据 D1 ~ D4、中速率数据 D5、D6、及高速率数据 D7、D8 的速度关系的图。图 3 示出低速率 R、中速率 2R、及高速率 4R 的情况。此外,还示出在输入端子 108、109 上输入的高速率数据分成 2 路输入传输速率为 8R 的数据 D8 的情况。传输速率之比及与各种速率对应的输入端子数不是固定的,可以根据通信要求适当分配。

图 4 是第 1 时分多路化装置 110 的动作说明图,横轴对应于时间,纵轴对应于数据的功率。低速率数据 D1 ~ D4 及中速率数据 D5、D6 分别按各自的速率在时间上压缩,使其与高速率数据 D7、D8 具有相同的速率。因各种速率的数据在多路化后具有相同的速率,所以信号的功率一致。速率和功率一致时,每个位的发送能量也一致。此外,图中虽未示出,但也可以根据对各用户或各信道的通信状态改变对每个用户或信道的发送功率。

图 5 是第 1 时分多路化装置 110 的另一种动作的说明图,在图 4 中示出了在相同速率的数据之间进行时分多路化的例,但图 5 示出将中速率数据的 1 个系统(D5)和低速数据的 2 个系统(D1、D2)时分多路化的方法。例如,图 5(a)示出对 1 个系统的中速率数据 D5 和 2 个系统的低速率数据 D1、D2 进行时分多路化的方法。由于第 1 时分多路化装置 110 的动作只要使多路

化后的速率与高速速率一致即可,所以与图 5 所示的例不同的其他组合的时分多路化方法也是可行的。

例如,可以考虑以下的组合方法:(1)输入 1 个系统的中速率、6 个系统的低速率,输出 2 系统的时分多路化数据的方法;(2)输入 3 个系统的中速率、2 个系统的低速率,输出 2 系统的时分多路化数据的方法;(3)输入 4 个系统的中速率,输出 2 系统的时分多路化数据的方法;或(4)输入 8 个系统的低速率,输出 2 系统的时分多路化数据的方法。这样,在第 1 时分多路化装置 110 中,可以根据通信要求适当选择低速率数据数、中速率数据数,所以能构成灵活的系统。此外,可以将中速率数据及低速率数据时分多路化到按照与高速率的关系所能分配的系统的上限。其原因是,本实施形态 1 的时分多路化可以只将数据变换到空时隙内,而数据变换只是将同一用户或同一信道的数据在同一系统内进行时分多路化的变换,不需要复杂的频率分配或代码及时隙的二维分配等。

由第 1 时分多路化装置 110 变成相同速率的数据中,低速率数据 D1 ~ D4 被导入双正交信号发生装置 121,中速率数据 D5、D6 被导入双正交信号发生装置 122a;而高速率数据 D7 被导入双正交信号发生装置 123a,高速率数据 D8 被导入双正交信号发生装置 124a、125a。在双正交信号发生装置 121、122a ~ 125a 中,生成与输入数据对应的双正交信号。

图 6 是表示双正交信号发生装置 121、122a ~ 125a 的详图,图 6(a)是结构图,图 6(b)是表示输入信息数据与双正交信号输出关系的图,图 6(c)是沃尔什函数序列的正交信号发生装置 1220 的详图。这里,作为一例说明对 4 输入位产生 1 个序列的双正交信号的情况。

如图 6(a)所示,从输入端子输入的信息数据由串-并转换器 1210 转换为 4 位并行数据(d0、d1、d2、d3)。然后在正交信号发生装置 1220 中,根据 4 位并行数据中的 3 位数据(d0、d1、d2)从 8 个正交码中有选择地产生一个,从而产生正交信号。第 2"异"电路 1230,在正交信号发生装置 1220 产生的正交信号和 4 位并行数据中剩下的 1 位数据(d3)之间进行"异"运算,从而在进行极性操作后输出双正交信号。

当作为正交信号采用沃尔什函数序列时,根据 4 位并行数据中 d0 ~ d3 的内容输出图 6 中示出的沃尔什函数序列作为正交信号。即,由于是根据 4 位并行数据中的 3 位(d0、d1、d2)选择 1 个函数序列,所以准备有 8 种序列长度为 8 的沃尔什函数序列。例如,图 6(b)示出的从 W8(0)到 W8(7)8 种。

W8 表示序列长度为 8 的沃尔什函数序列,()内的数字表示数据序号。作为正交信号选出的沃尔什函数序列可根据 4 位并行数据中剩下的 1 位数据(d3)的内容反相或不反相,作为双正交信号输出。因此,双正交信号由序列长度为 8 的代码序列构成,包含着 4 位的信息。

5 另外,数字值的反相或不反相操作,当以 0、1 的二进制值表示时,由"异"门进行,如为+1、-1时,由乘法器进行。此外,在下文中,将从沃尔什函数序列的开头到结尾的持续时间称作周期,构成沃尔什函数的代码的间隔称作代码间隔,而代码间隔的倒数称作代码速度。

10 当使用沃尔什函数作为正交信号时,正交信号发生装置 1220 以图 6(c)的结构实现。即,正交信号发生装置 1220 包括:"与"电路 1224 ~ 1226,用于进行代码速度($=1/T_{mc}$, T_{mc} :代码间隔)为 $1/2$ 、 $1/4$ 、 $1/8$ 速度的时钟信号 1221、1222、1223 和各输入数据 d0、d1、d2 的"与"运算;及 EXOR 电路 1227,用于对 3 个"与"电路 1224 ~ 1226 的输出进行""异"运算。代码速度的时钟信号是硬件构成上的不可缺少的时钟信号,该 $1/2$ 、 $1/4$ 、 $1/8$ 速度的时钟信号,通过将基本时钟信号输入到计数器等分频电路,可以很容易地得到。

15 其次,说明在图 6(c)所示结构的正交信号发生装置 1220 中有选择地生成沃尔什函数的过程。沃尔什函数定义为 $2K$ 行 \times $2K$ 列的哈达玛矩阵 H_N 的行向量,可以从重复计算 $2K-1$ 行 \times $2K-1$ 列的哈达玛矩阵 $H(N/2)$ 后的 $[H(N/2), H(N/2)]$ 及反转后重复计算的 $[H(N/2), H^*(N/2)]$ 提高阶数,展开生成。这里,"*"表示逆矩阵。

20 作为基准矩阵的 H_1 ,其第 1 行为 $[0,0]$ 、第 2 行为 $[0,1]$,分别对应于 $W_2(0)$ 、 $W_2(1)$ 。 H_2 由 H_1 生成,使其为 $[H_1, H_1][H_1, H_1^*]$ 。其结果是得到 $[0000]$ 、 $[0101]$ 、 $[0011]$ 、 $[0110]$ 的 4 个行向量,分别对应于 $W_4(0) \sim W_4(3)$ 。按同样方式生成的 $W_8(0) \sim W_8(7)$,如图 6(b)所示。

25 这里,如将 $W_8(0)$ 和 $W_8(1)$ 、 $W_8(2)$ 和 $W_8(3)$ 、 $W_8(4)$ 和 $W_8(5)$ 、 $W_8(6)$ 和 $W_8(7)$ 进行比较观察,可以按照从最低位起的奇数位和紧接着的偶数位是同相或反转来进行分类。同相的是 $W_8(0)$ 、 $W_8(2)$ 、 $W_8(4)$ 、 $W_8(6)$;反转的是 $W_8(1)$ 、 $W_8(3)$ 、 $W_8(5)$ 、 $W_8(7)$ 。其同相、或反转与图 6(b)的数据的最低位 d0 相对应。即,最低位 d0 如为 0 则同相,最低位 d0 如为 1 则反转。每 1 位的反转由代码速度为 $1/2$ 的时钟信号 1221 实现,其是否采用取决于最低位 d0,并通过"与"电路 1224 实现。

当从最低位起分成各 2 位的 4 对时,如分别将 W8(0)和 W8(1)、 W8(2)和 W8(3)、 W8(4)和 W8(5)、 W8(6)和 W8(7)进行比较,则 W8(0)、 W8(1)、 W8(4)、 W8(5)以 2 个相连的位同相的方式重复;而与此相反,W8(2)、 W8(3)、 W8(6)、 W8(7)则以 2 个相连的位反转的方式重复。其同相或反转与图 6(b)的数据的第 2 位 d1 相对应。即,第 2 位 d1 如为 0 则同相,如为 1 则反转。2 个位的反转由代码速度为 1/4 的时钟信号 1222 实现,其是否采用取决于第 2 位 d1,并通过"与"电路 1225 实现。

从最低位起每 4 位的序列连续同相、或连续反转,与第 3 位 d2 的极性相对应。每 4 位序列的反转由代码速度为 1/8 的时钟信号 1223 实现,其是否采用取决于第 3 位 d2,并通过"与"电路 1226 实现。

将上述 3 种位间隔的反转或非反转的结果通过"异"电路 1227,可以得到包含其效果的序列,作为沃尔什函数。因此,从"异"电路 1227 输出取决于输入数据位 d0、 d1、 d2、即根据 d0、 d1、 d2 选择的沃尔什函数序列。

如上所述,由于本实施形态 1 的正交信号发生装置 1220 仅以容易生成的时钟信号和输入数据即可生成特定的正交信号,所以发送装置的硬件结构简单化。此外,因正交信号的生成容易进行,所以双正交信号的生成也容易进行。在接收装置中,对双正交信号的解调操作,由图 2 所示的数据分离部 80 进行,但在发送侧使用沃尔什函数作为正交函数时,通过进行被称作 FHT 的高速哈达玛变换,能使解调处理简单化,同时能使硬件量减少。FHT 是一种将求取与全部沃尔什函数的相关性的冗长性操作省略的信号处理方法。

在本实施形态 1 中,采用序列长度为 8 的沃尔什函数序列产生正交函数序列,但序列长度即使为 16 以上时,也仍能以与图 6 相同的电路结构简单而有选择地产生正交函数序列。即,当序列长度为 16 时,可将实现每 8 个位反转的代码速度为 1/16 的时钟信号和指定同相重复或反转重复的输入数据的第 5 位 d4 输入到"与"电路,并通过将其输出输入到 EXOR 电路来实现。序列长度为 32 时,同样可以通过代码速度为 1/32 的时钟信号、输入数据的第 6 位 d5、"与"电路、及 EXOR 电路很容易地实现。序列长度在 64 以上时,也可按同样方式实现。

图 7 是表示图 1 所示双正交信号发生装置 121、122a ~ 125a 的输出的图,横轴对应于时间,纵轴对应于数据的功率。B1 是由数据 D1 的 4 位生成的双正交信号,B2、 B3、 B4 同样是由数据 D2、 D3、 D4 的各自的 4 位生成的双正交信号。B5 标记为 B5(1)、 B5(2),用于区别表示由 8 位数据 D5

生成的 2 个双正交信号。B6 也用同样的标记方式。由高速率数据 D7、D8 生成的双正交信号也采用同样的标记方式。

图 8 是表示图 1 所示码分多路化装置 130a 的多路化方法的图。从双正交信号发生装置 121、122a ~ 125a 输出的双正交信号和在发送侧插入的导频信道(Pilot),分别用不同的正交码进行码分多路化。因导频信道(Pilot)在发送侧作为进行同步检波时的相位基准使用,所以不进行数据调制。

图 9 是表示图 1 所示码分多路化装置 130a 的详细结构的图,在图中,TDM1、TDM2、B8-1、B8-2 分别对应于图 8 所示的 B1(1)~ B4(1)、B5(1)~ B6(2)、B8(1)~ B8(4)、B8(5)~ B8(8)。从输入端子输入的 TDM1、TDM2、B8-1、B8-2,在乘法器 1310 ~ 1315 中与正交码序列发生装置 1320 产生的多路化用代码 Code1、Code2、Code3、Code4、Code5 相乘后,由加法电路 1330 相加并生成输出信号。图 9 所示的码分多路化装置 130a 的输入数包括导频信道在内为 6 个,但当在传输频带内可分配的正交码数为 N 时,码分多路化最多可达 N 个。在图 9 中以输入 ch 和正交码序列发生装置 1320 产生的多路化用代码 CodeN-1 在乘法器 1315 中相乘为例说明了这种情况。

在图 8 和图 9 所示的例中,将具有相同周期的双正交信号乘以与每个周期 T_{mc} 正交的正交码,进行码分多路化。这里, T_{mc} 是图 6(c)中示出的代码间隔,在本实施形态 1 中,由于序列长度为 8 的沃尔什函数序列全部输入到周期为 T 的码分多路化装置 130a 内,所以 $T_{mc}=T/8$ 。当包括导频信道的输入数超过 8 时,应采用序列长度超过 8 的正交码。在本实施形态 1 中,因信道数=6,所以将说明码分多路化用的正交码的序列长度为 8 的情况。

图 10 是表示信号周期 T、代码间隔 T_{mc} 、和所乘的正交码之间的时间关系的图。由图 10 所示的 4 位发送数据进行了双正交调制的双正交信号,因周期为 T、序列长度为 8,所以代码间隔 $T_{mc}=T/8$ 。在进行码分多路化时,必须以双正交信号的最小代码单位使之正交化,所以,如图 10(b)所示,在代码间隔 T_{mc} 期间内,乘以序列长度 8 的正交码的 1 个周期,与所输入的双正交信号各个代码的极性无关地被码分多路化为 $N=8$ 个信道的双正交信号。在这种情况下,多路化用的正交码的代码间隔 T_o 为 $T_o=T_{mc}/N$ 。在本实施形态 1 中,因 $N=8$,所以 $T_o=T/64$ 。图 10(c)示出对图 9 所示加法电路 1330 的输入的一例。

当使用沃尔什函数序列作为在码分多路化中使用的正交码序列(对应于

图 8 和图 9 的 Code0 ~ CodeN-1)时,正交码序列发生装置 1320 的结构如图 11 所示。与图 6(c)所示的正交码序列发生装置 1220 的不同点在于,与在正交码序列发生装置 1220 中从输入数据有选择地产生沃尔什函数之一不同,在图 11 所示的正交码序列发生装置 1320 中同时产生全部沃尔什函数。沃尔什函数序列 W8(0) ~ W8(7)是连续的代码,但因同相或反转、连续 2 个码同相或反转、连续 4 个码同相或反转,是完全确定的,所以不需要象图 6(c)所示的正交码序列发生装置 1220 那样进行"与"电路 1224 ~ 1226 的选择操作,可通过对 EXOR 电路 13200 ~ 13207 输入以下信号,产生沃尔什函数序列 W8(0) ~ W8(7),即当供给代码速度(1/To)的 1/2 的时钟信号时,对 EXOR 电路 13200 ~ 13207 输入 1/2 时钟信号,而当不供给代码速度的 1/2 的时钟信号时,对 EXOR 电路 13200 ~ 13207 输入 H(高)电平(有效逻辑电平);同样,当供给或不供给代码速度 1/4 的时钟信号时,对 EXOR 电路 13200 ~ 13207 输入 1/4 时钟信号或 H 电平;当供给或不供给代码速度 1/8 的时钟信号时,对 EXOR 电路 13200 ~ 13207 输入 1/8 时钟信号或 H 电平。

如采用如上的本实施形态 1,则能很简单地利用代码速度 1/2、1/4、1/8 的时钟信号和 H 电平、以及多个 EXOR 电路得到多个正交函数序列。此外,代码速度 1/2、1/4、1/8 的时钟信号可以通过将代码速度时钟信号输入到计数器等分频电路简单地得到。即使正交函数序列的数在 16 以上时,也能以相同的结构简单地实现正交函数序列发生装置。

图 12 是表示图 2(a)所示扩展调制部 20 及载波调制部 30 的构成例的图。码分多路化装置 130d(与图 1 所示实施形态 1 中的 130a 对应)的输出信号,在扩展调制部 20 中由 BPSK 扩展调制器 22a 进行 BPSK 扩展调制后,输入到载频调制部 30a,由 D/A 转换部 31a 进行 D/A 转换,然后在 BPSK 调制器 33 中进行 BPSK 调制。BPSK 扩展调制,是通过将码分多路化装置 130d 输出的码分多路化信号在 BPSK 扩展调制器 22a 中利用 PN 码 PN-I 进行扩展调制。在图 13 中示出 BPSK 扩展调制器的构成例。由于是 BPSK 调制,所以扩展调制可以只进行乘法运算,因而发送装置能以简单的结构实现。此外,因在接收装置中也只需准备涉及 1 个 PN 码的用于解调扩展码的相关器即可,所以能使接收装置小型化。图 14 示出载波调制器 33 的构成例。

另外,在图 12 中虽未示出,但在载波调制部 30a 中为限制频带还进行波形整形。当以数字滤波器等数字处理实现时,在 D/A 转换器 31a 前面插入,当以 SAW 滤波器等模拟滤波器实现时,在 D/A 转换器 31a 后面插入。

作为在频谱扩展中使用的 PN 码序列,可采用 GOLD 码序列、M 序列等随机代码序列。频谱扩展用的 PN 码序列的代码速度可以大于在码分多路化中使用的正交码的代码速度,但如考虑到双正交信号、正交信号多路化等的代码空间的使用效率,最好与码分多路化所使用的正交码的代码速度近似相等。

另外,PN 码应使用其周期比数据周期足够长的代码。其原因是,在接收机侧对码分多路化后的信号进行解调时,如大于在码分多路化中使用的周期,则能进行多路分离,但移动通信是在被称作多路衰落的特殊环境下进行的,当由建筑物反射后的信号的延迟时间比码分多路化使用的代码周期长时,因不能区分先行波与延迟波,所以将产生被称之为码间干扰的信号传输特性恶化。

与此不同,通过采用周期大于所观测到的延迟时间的 PN 码并按部分序列而不是按个周期的序列将 PN 码与双正交信号相乘,则即使存在着其延迟超过了造成问题的延迟时间的延迟波,但由于所乘的是明显不同的 PN 序列,所以在接收侧能够很容易地将延迟波辨别分离开来。在这种情况下,在接收侧还可以引入被称作 RAKE 接收的将辨别分离后的延迟波分量也作为解调信息使用的技术,所以能改善解调特性。

图 15 是表示图 1(a)所示扩展调制部 20 及载波调制部 30 的另一构成例的图。码分多路化装置 130e(与图 1 所示实施形态 1 中的 130a 对应)的输出信号,在扩展调制部 20b 分成 2 路后,在 BPSK 扩展调制器 22b、22c 中利用不同的 PN 码 PN-I、PN-Q 分别进行 BPSK 扩展调制。扩展调制部 20b 的 2 个系统的输出输入到载频调制部 30b,由 D/A 转换部 31b 及 31c 进行 D/A 转换,然后在 QPSK 调制器 34a 中进行 QPSK 调制。在图 16 中示出 QPSK 载波调制器 34a 的构成例。

在图 15 示出的 BPSK 扩展调制器 22b、22c 中用于频谱扩展的扩展码 PN-I、PN-Q,与在图 12 所示 BPSK 扩展调制器 22a 中使用的扩展码 PN-I 具有相同的性质、代码速度、扩展码周期,但不同点是使用 2 种 PN 码。

如果象图 15 所示的扩展调制部 20b 那样,用 2 种 PN 码对同一个多路化信号进行扩展调制,则能使由延迟波或其他发送信号产生的干扰量均匀化。其原因在于,在 BPSK 信号的情况下,当由延迟波或其他发送信号产生的干扰波与所需要的波的载波相位差为 $\pm 90^\circ$ 时,因其载波轴正交,所以不会造成干扰,但当相位差为 0° 或 180° 时,则将产生干扰。因相位差一般是随机

的,系统的传输质量将随相位差而发生很大变化,因而不稳定,但如用 2 种 PN 码进行扩展调制,则能使干扰波和所需要的波之间的干扰量均匀化而与相位差无关。

图 17 是表示图 1(a)所示扩展调制部 20 及载波调制部 30 的又一构成例的图。2 个码分多路化装置 130f 及 130g(与图 1 所示实施形态 1 中的多个 130a 对应)输出的码分多路化信号,在扩展调制部 20c 中,分别由单独的 BPSK 扩展调制器 22d 和 22e 以 2 种 PN 码 PN-I、PN-Q 分别进行 BPSK 扩展调制。扩展调制部 20c 的 2 个系统的输出输入到载频调制部 30c,由 D/A 转换部 31d 及 31e 进行 D/A 转换,然后在 QPSK 调制器 34b 中进行 QPSK 调制。

在图 6 中示出了双正交信号发生装置 121、122a ~ 125a 对 4 个数据位生成 1 个双正交信号、其序列长度为 8 的情况。这里,如采用了对 6 个数据位生成 1 个双正交信号的双正交信号发生装置,则双正交信号的序列长度将为 32 位。即,由 5 个数据位选择 32 种序列信号,而由剩下的 1 个数据位决定极性。虽然如使用双正交信号则与纠错码一样能改善传输特性,但其另一方面却要增大所需要的带宽。即,在 4 数据位情况下序列长度为 8 时,带宽要增加 2 倍($8/2$),但 6 位而序列长度为 32 时,带宽约增大 5.3 倍($32/6$)。在传输带宽固定的情况下,这种带宽的增大将引起图 1 所示码分多路化装置 130a 的多路化数的减少。

与此不同,如图 17 所示,如使用 QPSK 进行载波调制并分别输入码分多路化装置 130f 及 130g 的输出,则最大多路化数将增大到 2 倍。但是,这种情况并不一定意味着同时通信的用户数增大到 2 倍。其原因是,独立用户数的增大将导致干扰功率的增大,因而达不到所要求的传输质量。但是,如在同一用户的数据发送中采用序列长度长的双正交信号传输,则即使序列长度(或直观上看的多路数)增加,而总的发送数据的每 1 位的发送能量可保持相同,所以不会使总的干扰功率增大,相反却能够实现高质量的传输特性,可以期望着减低所需发送功率。

另外,即使数据数或使用的双正交信号相等时,也可考虑将多路化度分成两半,作为 2 个多路化输出信号,分别单独地进行扩展。如考虑码分多路化的多路数,则通过采用双正交信号将 4 位信息变成二进制序列,与原来的多路化情况相比,已取得了减少多值电平数的效果,但因还将多路度分成两半,所以能进一步减少码分多路化的多值电平数。

如多值电平数减少,则就有可能将峰值功率减低。其原因是,二进制序列(+1,-1)的平均功率为振幅绝对值的平方除以 2 后的值,所以变成 1/2。将具有独立信息的同样的二进制序列通过 4 个信道同时发送时的总功率为 $4 \times (1/2)=2$ 。另一方面,功率为 2 的二进制序列的振幅为(+2、-2)。因此,进行双正交信号传输时,就以振幅为(+2、-2)的电平传输。与此不同,在将(+1,-1)的二进制序列进行 4 信道码分多路化时,其总的振幅值取决于各信道的序列,所以从检查例如振幅全部为+1、全部为-1、或 3 个振幅为+1 而其余 1 个为-1 的所有情况来看,可以取(+4、+2、0、-2、-4)中的任何振幅值。因此,一方面有不需发送功率的振幅为 0 的情况,而有时也需要以+4、-4 的振幅进行发送。这时的峰值功率为 8,与功率总是为 2 的双正交信号传输相比,具有更大的值。

这样,如能抑制峰值功率,则可以减低对构成模拟部的放大器的线性的要求,因而能实现发送装置的小型化或低耗电量化。

在图 17 中,用于频谱扩展的扩展码与图 15 的情况相同。即作为频谱扩展中使用的 PN 码序列,可采用 GOLD 码序列、M 序列等随机代码序列。代码速度可以大于在码分多路化中使用的正交码的代码速度,但如考虑到双正交信号、正交信号多路化等的代码空间的使用效率,最好与码分多路化所使用的正交码的代码速度近似相等。此外,PN 码应使用其周期比数据周期足够长的代码。

图 18 是表示图 1(a)所示扩展调制部 20 及载波调制部 30 的另一构成例的图。2 个码分多路化装置 130h 及 130i(与图 1 所示实施形态 1 中的多个 130a 对应)输出的码分多路化信号,由扩展调制部 20d 内的 QPSK 扩展调制器 24 以 2 种 PN 码 PN-I、PN-Q 进行 QPSK 扩展调制。扩展调制部 20d 的 2 个系统的输出输入到载频调制部 30d,由 D/A 转换部 31f 及 31g 进行 D/A 转换,然后在 QPSK 调制器 34c 中进行 QPSK 调制。

在图 19 中示出 QPSK 载波调制器 24 的构成例。2 个码分多路化信号 D-I 及 D-Q,与 2 个扩展码 PN-I 及 PN-Q 按图 19 所示组合进行乘法、加法运算生成 2 个输出。如分别以 dI、dQ 标记 D-I 信号、D-Q 信号、以 PNI、PNQ 标记 2 个扩展码 PN-I、PN-Q,则输入信号以复数信号形式表示为 $dI+jdQ$ 。QPSK 扩展调制,是对该输入信号乘以 $PNI+jPNQ$,然后以实数部分作为同相轴分量、以虚数部分作为正交轴分量输出。即进行下式的计算:

$$(dI+jdQ) \times (PNI+jPNQ)$$

$$=(dI \times PNI - dQ \times PNQ) + j(dI \times PNQ + dQ \times PNI)$$

图 19 示出的是乘法及乘积相加的组合。

如图 18 所示,对 2 个多路化数据进行 QPSK 扩展调制时,也与图 15 所示相同能使干扰量均匀化。即,当如图 17 所示对单个多路化信号进行 BPSK 的扩展调制时,因 2 个多路化信号是各自独立的信号,所以存在着一个信号分量几乎不受干扰分量的相位差的影响而另一信号分量却受到很大影响的情况。因此,如图 18 所示利用 2 个扩展码进行扩展调制,则能使因干扰分量的相位差造成的偏移影响均匀化。此外,如图 18 所示生成 2 个码分多路化信号的情况,与图 17 所示具有同样的效果。即,如使用 QPSK 进行载波调制并分别输入码分多路化装置 130h 及 130i 的输出,则最大多路化数将增大到 2 倍。这种情况并不一定意味着同时通信的用户数增大到 2 倍,但可实现所需发送功率的减低等。此外,由于能进一步减少码分多路化的多值电平数,所以能减低峰值功率。其结果是,可以减低对构成模拟部的放大器的线性的要求,因而能实现发送装置的小型化或低耗电量化。

实施形态 2

图 20 是表示图 2(a)示出的多路化部 10 的另一种结构,在图中,10b 是多路化部、100 是导频信道(Pilot)输入端子、101 ~ 104 是低速率数据 D1 ~ D4 的输入端子、105 和 106 是中速率数据的输入端子、107 是高速率数据的输入端子、108、109 是高速率数据的输入端子、112 是时分多路化装置 TDM(B)、122b、123b、124b、125b 是双正交信号发生装置 BORT、126 是第 2 码分多路化装置 CDM(B)、130b 是码分多路化装置 CDM(A)、140 是输出端子、1010 ~ 1013 是低速率数据 D9 ~ D12 的输入端子。在图 20 所示的多路化部 10b 中,可以根据通信要求适当分配经时分多路化后进行双正交调制的中速率、未经时分多路化而进行双正交调制的高速率、进行 2 级码分多路化的低速率的各数据数。

以下,说明有关的动作。

中速率数据 D5、D6 由第 2 时分多路化装置 112 时分多路化,变成具有与高速率(D7、D8)相同的速率,并分别在双正交信号发生装置 122b ~ 125b 中转换为双正交信号,然后输入到码分多路化装置 130b。在对第 2 时分多路化装置 112 仅输入中速率数据 D5、D6 这一点上,与图 1 所示实施形态 1 的第 1 时分多路化装置 110 不同。另一方面,低速率数据 D1 ~ D4、D9 ~

D12 不转换为双正交信号,而是由第 2 码分多路化装置 126 预先进行码分多路化,使其代码速度与双正交信号的代码速度相等。然后,输入到码分多路化装置 130b,和时分多路化后转换为双正交信号的中速率数据 D5、D6 及已转换为双正交信号的高速率数据 D7、D8 一起进行码分多路化。

5 输入到图 20 所示多路化部 10b 的低速率数据 D1 ~ D4、中速率数据 D5、D6 及高速率数据 D7、D8 的速度关系,与图 3(a)~(i)所示相同。在本实施形态 2 中,在新的端子 1010 ~ 1013 上输入的低速率数据 D9 ~ D12 的速度与低速率数据 D1 ~ D4 相同。即,其速度关系与图 3(a)~(d)所示相同。

10 第 2 时分多路化装置 112 的中速率时分多路化方法,与图 4(b)相同。即,中速率数据 D5、D6 在时间上被压缩到与高速率数据 D7、D8 的速率相同。

双正交信号发生装置 122b ~ 125b 及装置结构,与图 6(a)~图 6(c)相同。此外,各输出与图 7(b)~图 7(e)相同。即,由于是由 4 位数据生成二进制序列双正交信号的结构,所以能简单地生成,并能减小硬件的规模。

15 图 21 示出第 2 码分多路化装置 126 的低速率数据 D1 ~ D4、D9 ~ D12 的多路化方法。对低速率数据 D1 ~ D4、D9 ~ D12 分配多路化代码 Code w8(0)、Code w8(1)、Code w8(2)、Code w8(3)、Code w8(4)、Code w8(5)、Code w8(6)、Code w8(7),与各数据相乘后相加。由于是低速率数据,所以各数据的持续时间为 T。图 22 示出码分多路化装置 126 的的构成例。基本结构与图 9 所示的码分多路化装置 130a 相同。即,低速率数据 D1 ~ D4、D9 ~ D12 与正交码序列发生装置 1270 产生的多路化用代码 Code w8(0)、Code w8(1)、Code w8(2)、Code w8(3)、Code w8(4)、Code w8(5)、Code w8(6)、Code w8(7)在乘法器 1260 ~ 1267 中相乘后,由加法电路 280 相加并输出。

25 第 2 码分多路化装置 126 的多路化数的上限与在双正交信号发生装置 122b ~ 125b 中使用的双正交信号的代码序列数相同。在图 6 示出的例中,使用序列长度为 8 的代码作为双正交信号,在这种情况下,在图 20 所示的第 2 码分多路化装置 126 中,作为序列长度也可以使用最大为 8 的代码,因而多路化数的上限为 8。即,在多路化中采用的正交代码最多准备有 8 种,其代码速度为 $8/T$ 。实际上,根据通信要求可进行在多路化数上限 8 下的所需路数的多路化。另外,如改变在双正交信号中使用的代码序列长度,多路化数的上限
30 (相当于双正交信号的序列长度)也将随之改变。

图 22 示出图 20 所示实施形态 2 的第 2 码分多路化装置 126 的构成例。第 2 码分多路化装置 126 的基本结构与图 9 所示实施形态 1 的第 2 码分多路化装置 130a 相同,不同之处是输入数据的种类、动作速度、对多路化数上限的限制等。正交码序列发生装置 1270,因能以简单结构实现,所以最好也采用
5 沃尔什函数。

产生沃尔什函数的正交码序列发生装置的基本结构与图 11 所示的正交码序列发生装置 1320 相同。但是,因动作速度不同,所以输入的时钟信号的速度不同。作为基本的代码速度是 $(8/T)$ 即与 $(1/T_{mc})$ 一致。因此 3 种时钟信号分别是 $(1/T_{mc})$ 的 $1/2$ 倍、 $1/4$ 倍、 $1/8$ 倍的时钟信号。因动作速度不同,
10 所以,在图 21 及图 22 中用 $w8(0) \sim w8(7)$ 表示沃尔什函数,以便与在码分多路化装置 130b 中使用的 $W8(0) \sim W8(7)$ 区分开来。

图 20 所示实施形态 2 的码分多路化装置 130b 的多路化方法示于图 23。对于中速率数据 B5、B6 及高速率数据 B7、B8,与图 8 所示实施形态 1 的码分多路化装置 130a 的多路化方法相同,装置结构也与图 9 所示实施形态 1 的相同。但是,与在图 9 的时分多路化后转换为双正交信号的 TDM1 相当的信号,更换为由第 2 码分多路化装置 126 多路化后的低速率信号。
15

构成图 20 所示多路化部 10b 的第 2 码分多路化装置 126 和码分多路化装置 130b 的时间关系,示于图 24。在码分多路化装置 130b 和第 2 码分多路化装置 126 中虽然使用相同的沃尔什函数,但因动作速度不同,所以应实现各自不相混同的多路化。
20

在图 24 中,图 24(a)表示低速数据 D2 的 1 位,图中,示出 $D2=+1$ 的情况。图 24(b)示出在第 2 码分多路化装置 126 中为将低速数据 D2 多路化而使用的多路化代码。即,对 D2 分配的多路化代码为 $w8(1)$,其序列长度为 8、周期为 T 、代码间隔为 $T/8(=T_{mc})$ 。图 24(c)示出在码分多路化装置 130b 中分配给第 2 码分多路化装置 126 输出的多路化信号的正交码。对包含 D2 的码分多路化后的低速数据分配 $W8(1)$ (对应于图 23 中的 Code1),其序列长度为 8、周期为 $T/8(=T_{mc})$ 、代码间隔为 $T_0(=T_{mc}/8)$ 。图 24(d)示出双正交信号发生装置 122b 产生的双正交信号的一例,表示在图 23 中以 Code2 多路化的双正交信号之一。该例的序列长度为 8、周期为 T 、代码间隔为 $T_{mc}(=T/8)$,作为双正交信号,为 $+W8(1)$ 。该双正交信号 $+W8(1)$ 是在输入数据 $(d3、d2、d1、d0)$ 为 $(0、0、1、0)=(+1、+1、-1、-1)$ 时的输出。图
25
30 24(e)示出在码分多路化装置 130b 中分配给图 24(d)的正交信号,表示出图 23

的 Code2(对应于 W8(2))的代码,其周期为 $T_{mc}(=T/8)$ 、序列长度为 8、代码间隔为 $T_o(=T_{mc}/8=T/64)$ 。

在码分多路化装置 130b 中,例如可以将如图 24(c)或图 24(e)所示的在 T_{mc} 周期内正交的正交代码分别与图 24(b)及图 24(d)的信号相乘后相加,从而进行多路化,这在图 8 ~ 图 10 中已说明过。可是,图 24(c)所示的代码,由于是与第 2 码分多路化装置 126 的输出信号相乘的公用的代码,所以它不能识别由第 2 码分多路化装置 126 多路化后的信号。

但是,由于在第 2 码分多路化装置中已经与周期为 T 的多路化代码即 $w8(0) \sim w8(7)$ 中的任何一个相乘过,所以,即使在周期 T_{mc} 内不可能识别,但因通过在周期 T 上观察可以识别,所以能实现码分多路化。

图 20 所示的多路化部 10b 与图 2 所示的多路化部 10a 的不同点是,在图 20 所示的多路化部 10b 中低速率数据不转换成双正交信号。可是,在数据通信中音频数据速度较低,一般认为与传输质量有关的预期误码率为 10^{-3} (纠错译码后)左右。另一方面,图象、计算机等数据具有较高的速度,而一般认为预期误码率为 10^{-5} (纠错译码后)左右。就是说,数据的速率越高则要求更高质量的传输质量,对低速率数据的传输特性要求与高速率数据相比在一定程度上要低一些。

图 20 所示的多路化部 10b 与图 1 所示的多路化部 10a 一样,对中速率数据也和高速率数据一样能采用双正交信号传输,所以能灵活地进行高质量的数据传输,同时在如上所述的情况下能提供与速率相适应的传输质量。此外,由于传输质量要求相对减低的低速率数据不转换成双正交信号,所以还具有能确保更多的多路化数的效果。对低速率的多路化数可设定为与图 1 所示的多路化部 10a 相同的数目,将其余可分配的在码分多路化中使用的正交码在双正交信号中使用,以进行高质量的数据传输。

作为扩展调制部 20 及载波调制部 30 的装置结构,与采用图 1 所示多路化部 10a 时相同,可以采用图 12、图 15、图 17、及图 18 的结构。即,如采用图 12 的结构,则对码分多路化装置 130b 的输出进行 BPSK 扩展调制后进行 BPSK 载波调制。如采用图 15 的结构,则对码分多路化装置 130b 的输出用 2 种 PN 码 PN-I、PN-Q 进行 BPSK 扩展调制后进行 QPSK 载波调制。如采用图 17 的结构,则对码分多路化装置 130b 的 2 个系统的输出用 2 种 PN 码 PN-I、PN-Q 进行 BPSK 扩展调制后进行 QPSK 载波调制。如采用图 18 的结构,则对码分多路化装置 130b 的 2 个系统的输出用 2 种 PN 码 PN-I、

PN-Q 进行 QPSK 扩展调制后进行 QPSK 载波调制。

在图 20 所示的多路化部 10b 中,除了通过将图 1 所示的多路化部 10a 与上述结构分别组合获得的效果之外,通过从图 1 所示的多路化部 10a 变更为图 20 所示的多路化部 10b,可以根据通信要求适当分配经时分多路化后进行双正交调制的中速率、未经时分多路化而进行双正交调制的高速率、进行 2 级码分多路化的低速率的各数据数。

实施形态 3

图 25 是表示实施形态 3 的图 2(a)所示多路化部 10 的图,在图中,10c 是多路化部、100 是导频(Pilot)信道输入端子、101 ~ 104 是低速率数据 D1 ~ D4 的输入端子、1010 ~ 1013 是低速率数据 D9 ~ D12 的输入端子、105 和 106 是中速率数据 D5、D6 的输入端子、107 是高速率数据 D7 的输入端子、108、109 是高速率数据 D8 的输入端子、114 是时分多路化装置 TDM(C)、122c、123c、124c、125c 是双正交信号发生装置 BORT、127 是第 3 码分多路化装置 CDM(C)、130c 是第 1 码分多路化装置 CDM(A)、140 是输出端子。图 25 所示的多路化部 10c 的各输入端子 104、1010 ~ 1013、105 ~ 109 的配置与图 20 所示的多路化部 10b 相同。在图 25 所示的多路化部中,信道可以根据通信要求分成经时分多路化后转换为双正交信号的中速率、未经时分多路化而转换为双正交调制的高速率、经时分多路化后进行 2 级码分多路化的低速率,并适当选择分配给信道的数据数。

以下,说明有关的动作。

低速率数据 D1 ~ D4、D9 ~ D12 及中速率数据 D5、D6 输入到第 3 时分多路化装置 114,分别按各自的速率进行时分多路化,变成具有与未经时分多路化的高速率数据 D7、D8 相同的速率。图 25 所示的第 3 时分多路化装置 114 与图 1 所示第 1 时分多路化装置 110 的不同点是,第 1 时分多路化装置 110 容许中速率数据 D5、D6 与低速率数据 D1 ~ D4 一起时分多路化,而第 3 时分多路化装置 114 不容许中速率数据 D5、D6 与低速率数据 D1 ~ D4、D9 ~ D12 一起时分多路化。

时分多路化后的中速率数据及未经时分多路化的高速率数据分别由双正交信号发生装置 122c ~ 125c 转换为双正交信号。而低速率数据在时分多路化后由第 3 码分多路化装置 127 进行码分多路化。第 3 码分多路化装

置 127 与图 20 所示第 2 码分多路化装置 126 的不同点是多路化数不同。即, 最最多路化数的上限, 在第 2 码分多路化装置 126 中是双正交信号发生装置 122b ~ 125b 使用的双正交信号的代码序列数, 而在第 3 码分多路化装置 127 中则是双正交信号的代码序列数除以由第 3 时分多路化装置 114 进行的多路化数后的值。在实施形态 3 中, 低速率数据的速率在时分多路化后变成与高速率相同, 所以其表观速度等于 $4R$, 但因其多路化数为 4, 所以第 3 码分多路化装置 127 的上限为 $2(=8/4)$ 。

在第 3 码分多路化装置 127 中进行的多路化的方法, 也与图 22 或图 24 所示的结构或方法基本相同。不同之处是, 因多路化数为 2, 所以所准备的正交码是序列长度为 2、周期为 $T/4$ 、代码间隔为 $T/8$ 的 2 种正交码。在图 26(a) 中示出第 3 码分多路化装置 127 的多路化方法。为进行比较, 在图 26(b) 中示出双正交信号发生装置 122c 的输出。

图 25 所示的码分多路化装置 130c 的多路化方法示于图 27。除通过第 3 时分多路化装置 114 及第 3 码分多路化装置 127 的低速率数据 $D1 \sim D4$ 、 $D9 \sim D12$ 以外的中速率数据 $B5$ 、 $B6$ 及高速率数据 $B7$ 、 $B8$, 与图 23 示出的图 20 所示码分多路化装置 130b 的多路化方法相同。在码分多路化装置 130c 中为进行多路化所分配的代码, 对于在第 3 码分多路化装置 127 中多路化的信号来说虽然是公用的代码(code1), 但可以用周期为 $T/4$ 的正交码 $w2(0)$ 及 $w2(1)$ 识别。

图 25 所示的多路化部 10c 与图 20 所示的多路化部 10b 的不同点是, 在多路化部 10c 中, 利用第 3 时分多路化装置 114 将所有数据的速率统一为与高速率相同的速率, 所以在由码分多路化装置 130c 进行多路化时的各输入序列的振幅是相同的。即, 如将图 23 与图 27 比较, 则在图 23 中是将低功率的低速数据按 8 路进行多路化, 而在图 27 中是将功率与双正交信号相等的低速数据按 2 路进行多路化。即使总功率相等, 但多路数越多, 则多路化后的峰值功率变化幅度越大, 所以通过采用图 25 的多路化装置, 除了采用图 25 所示的第 3 码分多路化装置 127 的效果外, 还可以减低对构成模拟部的放大器的线性的要求, 因而能实现发送装置的小型化或低耗电量化。

作为图 2(a) 示出的扩展调制部 20 及载波调制部 30 的装置结构, 与采用图 20 所示多路化部 10b 时相同, 可以采用图 12、图 15、图 17、及图 18 的结构。即, 如采用图 12 的结构, 则对码分多路化装置 130c 的输出进行 BPSK 扩展调制后进行 BPSK 载波调制。如采用图 15 的结构, 则对码分多路化装置

130c 的输出用 2 种 PN 码 PN-I、PN-Q 进行 BPSK 扩展调制后进行 QPSK 载波调制。如采用图 17 的结构,则对码分多路化装置 130c 的 2 个系统的输出用 2 种 PN 码 PN-I、PN-Q 进行 BPSK 扩展调制后进行 QPSK 载波调制。如采用图 18 的结构,则对码分多路化装置 130c 的 2 个系统的输出用 2 种 PN 码 PN-I、PN-Q 进行 QPSK 扩展调制后进行 QPSK 载波调制。

通过在图 25 所示的多路化部 10c 上附加这些结构,除了采用图 20 所示多路化部 10b 时得到的可以根据通信要求适当分配经时分多路化后进行双正交调制的中速率、未经时分多路化而进行双正交调制的高速率、进行 2 级码分多路化的低速率的各数据数的效果之外,还可以获得图 25 所示多路化部 10c 所特有的效果,即,其信道可以根据通信要求分成经时分多路化后转换为双正交信号的中速率、未经时分多路化而转换为双正交调制的高速率、经时分多路化后进行 2 级码分多路化的低速率,并适当选择分配给信道的数据数。

如上所述,如采用本发明,则频谱扩展通信装置首先将数据信号多路化,并将多路化信号用扩展码序列进行扩展调制,在由扩展调制后的信号进行载波调制后发送,该频谱扩展通信装置备有:第 1 时分多路化装置,用于对低速率数据及中速率数据进行时分多路化;双正交信号发生装置,用于将时分多路化后的数据及未经时分多路化的高速率数据转换为双正交信号;及第 1 码分多路化装置,用于对上述双正交信号进行码分多路化;所以低速率数据及中速率数据也能和高速率数据一样采用双正交信号传输,因而具有能灵活地进行高质量的数据传输的效果。

如采用本发明,则双正交信号发生装置在结构上可使用沃尔什函数作为正交信号,所以能简单地生成多路化用的正交码,因而具有能减小硬件规模的效果。

如采用本发明,则第 1 码分多路化装置在结构上使用沃尔什函数作为多路化正交码,所以能简单地生成多路化用的正交码,因而具有能减小硬件规模的效果。

如采用本发明,则在扩展调制中使用的扩展码序列具有与数据周期相比足够长的代码周期,所以具有能提高对先行波与延迟波的分离识别性能的效果。

如采用本发明,则频谱扩展通信装置将数据信号多路化、用扩展码序列对多路化信号进行扩展调制、并在利用扩展调制后的信号进行载波调制后发

送,该频谱扩展通信装置备有:第 2 码分多路化装置,用于对低速率数据进行码分多路化;第 2 时分多路化装置,用于对中速率数据进行时分多路化;双正交信号发生装置,用于将时分多路化后的数据及高速率数据转换为双正交信号;及第 1 码分多路化装置,用于对码分多路化后的数据及上述双正交信号进行码分多路化;所以中速率数据也能和高速率数据一样采用双正交信号传输,因而具有能灵活地进行可以获得与速率相适应的所需质量的数据传输的效果。

如采用本发明,则双正交信号发生装置在结构上可使用沃尔什函数作为正交信号,所以能简单地生成多路化用的正交码,因而具有能减小硬件规模的效果。

如采用本发明,则第 1 及第 2 码分多路化装置在结构上使用沃尔什函数作为多路化正交码,所以能简单地生成多路化用的正交码,因而具有能减小硬件规模的效果。

如采用本发明,则在扩展调制中使用的扩展码序列具有与数据周期相比足够长的代码周期,所以具有能提高对先行波与延迟波的分离识别性能的效果。

如采用本发明,则频谱扩展通信装置将数据信号多路化、用扩展码序列对多路化信号进行扩展调制、并在利用扩展调制后的信号进行载波调制后发送,该频谱扩展通信装置备有:第 3 时分多路化装置,用于对低速率数据及中速率数据分别按各自的速率进行时分多路化;第 3 码分多路化装置,用于对时分多路化后的低速率数据进行码分多路化;双正交信号发生装置,用于将时分多路化后的中速率数据及未经时分多路化的高速率数据转换为双正交信号;及第 1 码分多路化装置,用于对码分多路化后的数据及上述双正交信号进行码分多路化;所以中速率数据也能和高速率数据一样采用双正交信号传输,因而具有能灵活地进行可以获得与速率相适应的所需质量的数据传输的效果。

如采用本发明,则双正交信号发生装置在结构上可使用沃尔什函数作为正交信号,所以能简单地生成多路化用的正交码,因而具有能减小硬件规模的效果。

如采用本发明,则第 1 码分多路化装置在结构上使用沃尔什函数作为多路化正交码,所以能简单地生成多路化用的正交码,因而具有能减小硬件规模的效果。

如采用本发明,则在扩展调制中使用的扩展码序列具有与数据周期相比足够长的代码周期,所以具有能提高对先行波与延迟波的分离识别性能的效果。

5 如采用本发明,则根据输入数据从正交函数序列中选择 1 个正交函数作为正交信号输出的正交信号发生装置备有:多个"与"电路,将与正交函数的代码速度对应的时钟信号各按 2 分频得到的时钟信号和输入数据位进行"与"运算;及第 1"异"电路,用于输入多个"与"电路输出的多个输出值,对其进行"异"运算后作为正交信号输出;由于仅以容易生成的时钟信号和输入数据即可生成所需的正交信号,所以具有能使发送装置的硬件结构简单化的效果。

10 如采用本发明,则对正交信号进行极性操作并输出双正交信号的双正交信号发生装置备有:多个"与"电路,将与正交函数的代码速度对应的时钟信号各按 2 分频得到的时钟信号和输入数据位进行"与"运算;第 1"异"电路,用于输入多个"与"电路输出的多个输出值,对其进行"异"运算后输出正交信号;及第 2"异"电路,用于对 1 个输入数据位和上述第 1"异"电路输出的正交信号进行"异"运算后输出双正交信号;由于仅以容易生成的时钟信号和输入数据即可生成所需的正交信号,所以具有能使发送装置的硬件结构简单化的效果。

20 如采用本发明,则同时输出相互正交的多个正交码序列的正交信号发生装置备有多个"异"电路,用于输入由将对应于正交码的代码速度的时钟信号各按 2 分频得到的时钟信号和有效逻辑电平构成的彼此不同的全部组合中的一个,并对输入的组合值进行"异"运算,由于仅以容易生成的时钟信号和输入数据即可同时生成所需的相互正交的多个正交码序列,所以具有能使发送装置的硬件结构简单化的效果。

说明书附图

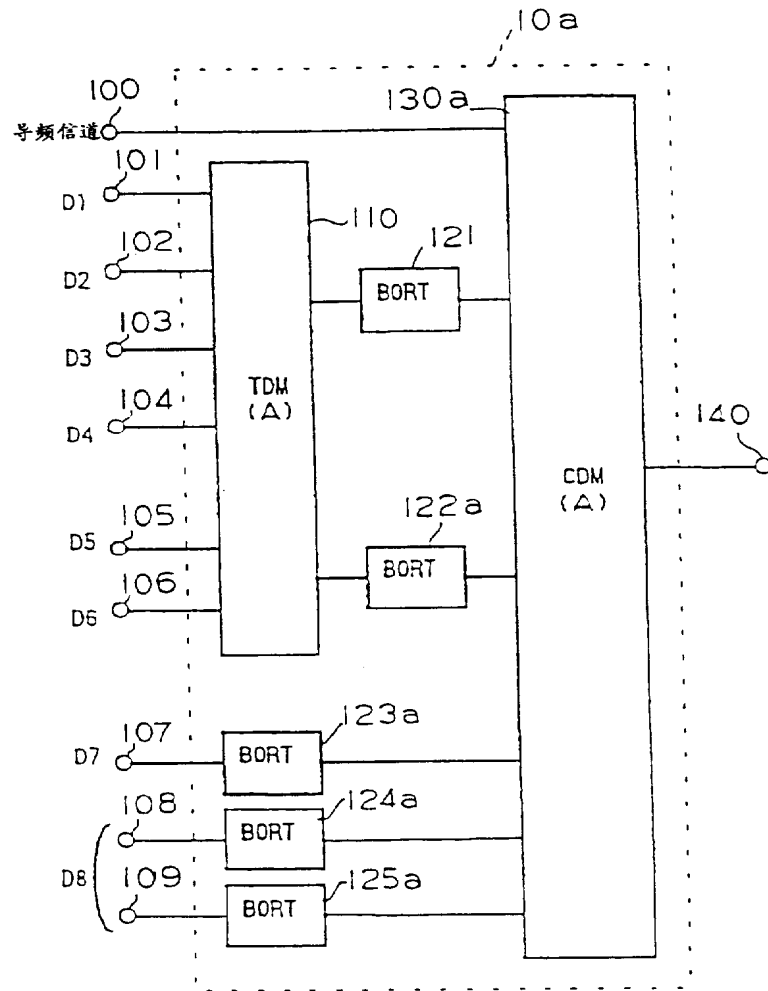
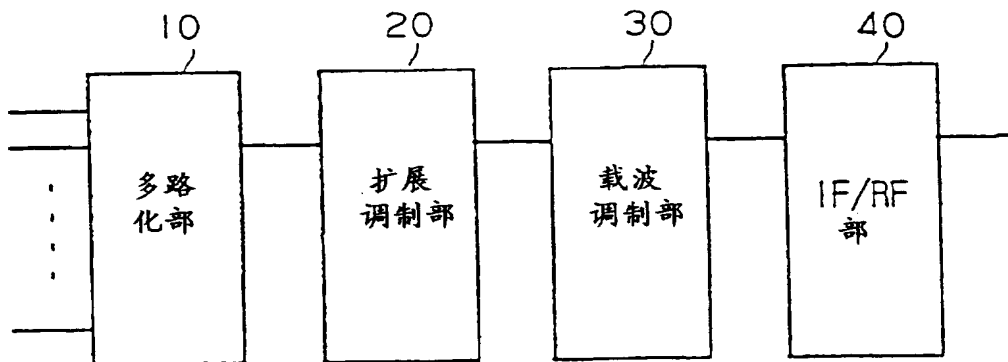


图 1

图 2

(a)



(b)

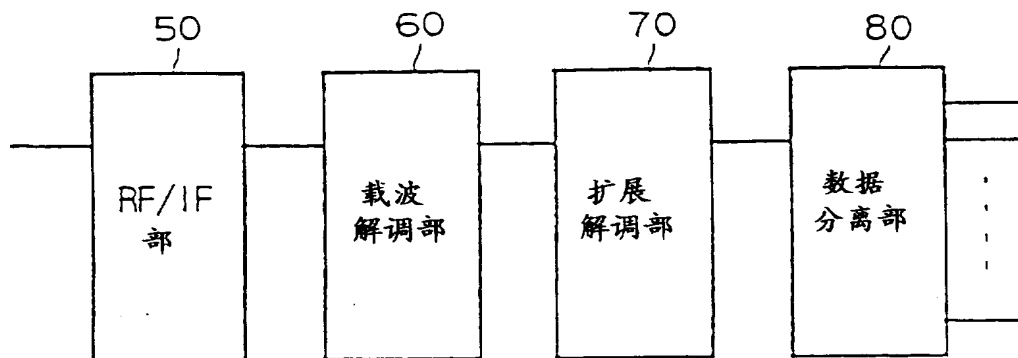


图 3

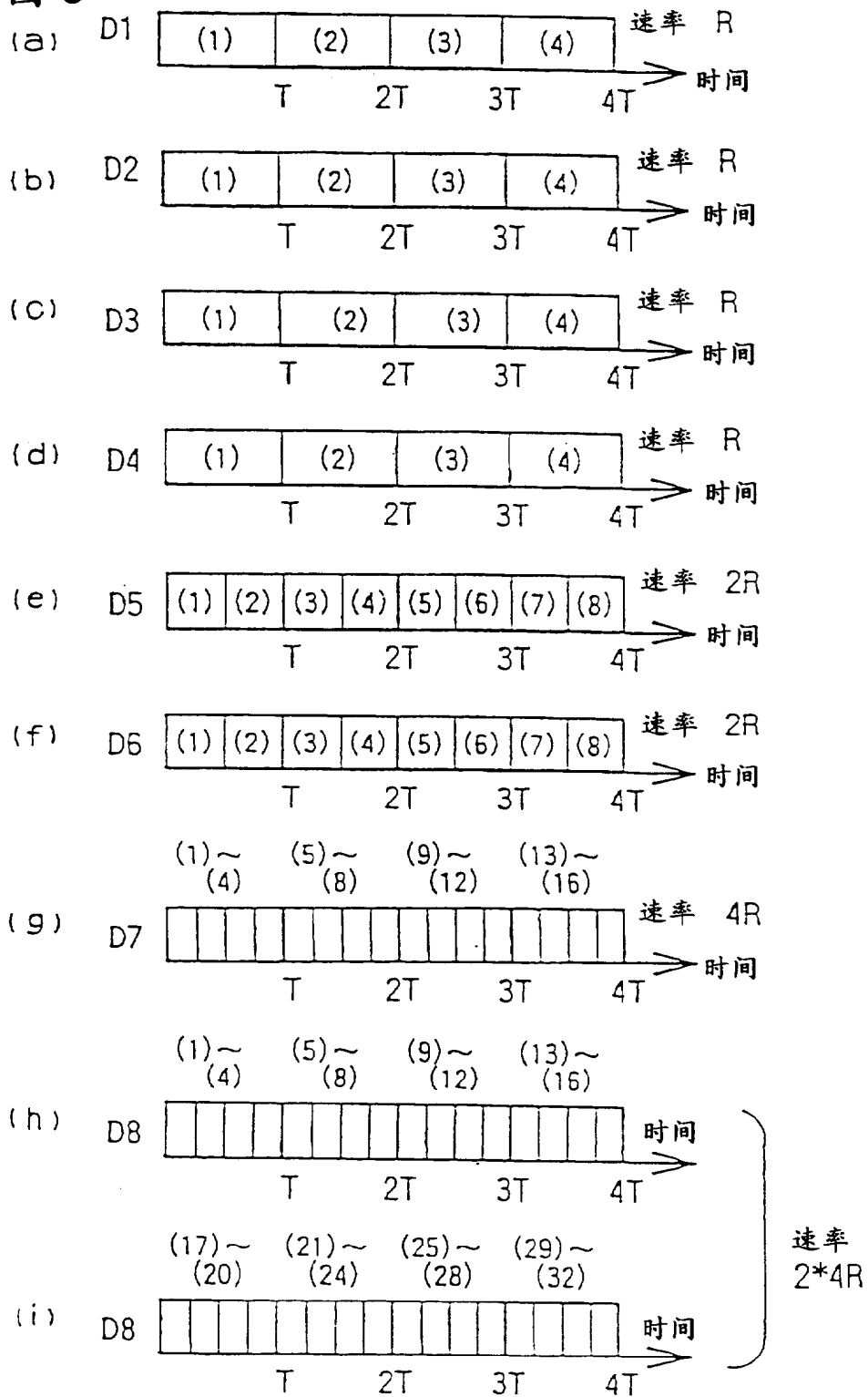


图 4

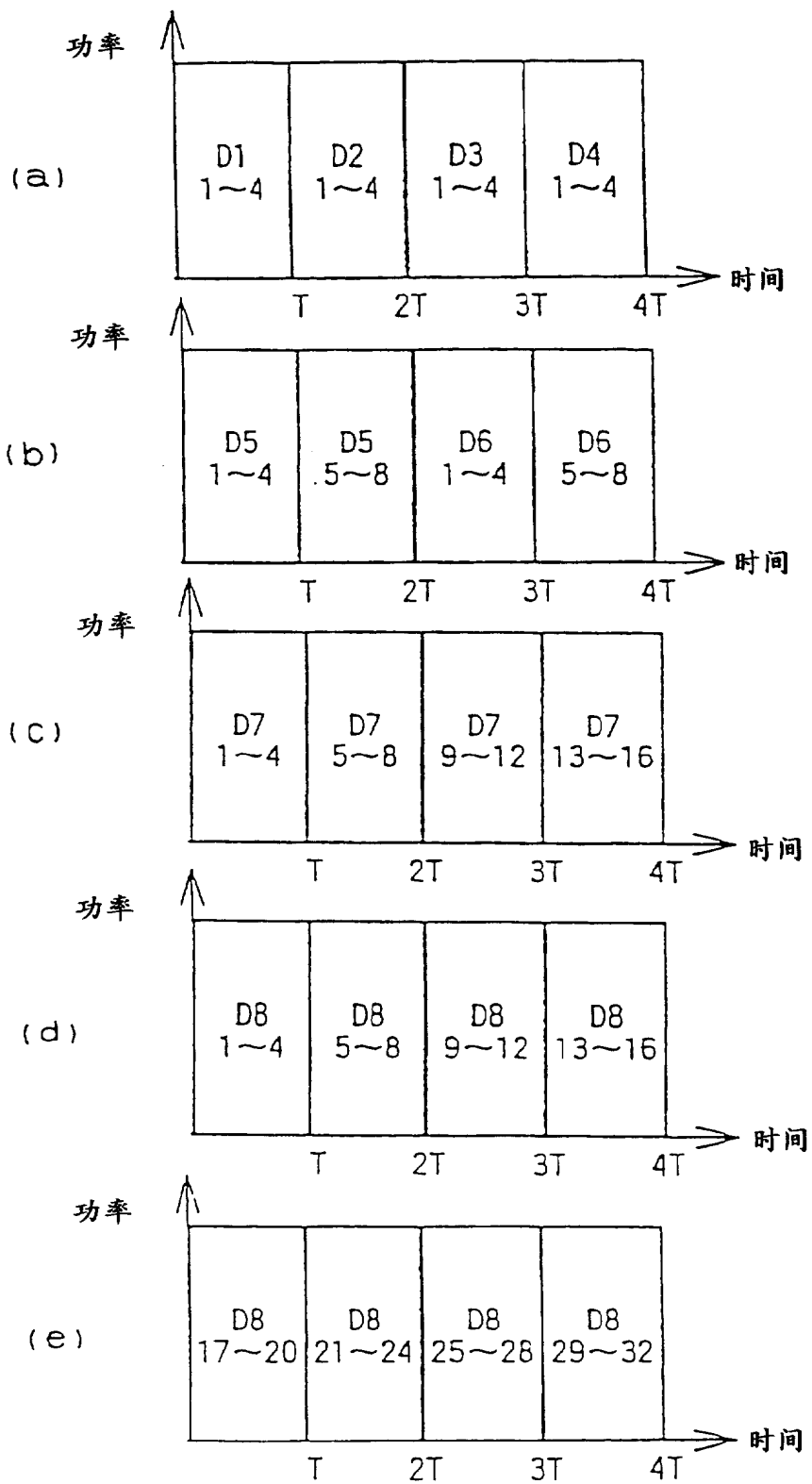


图 5

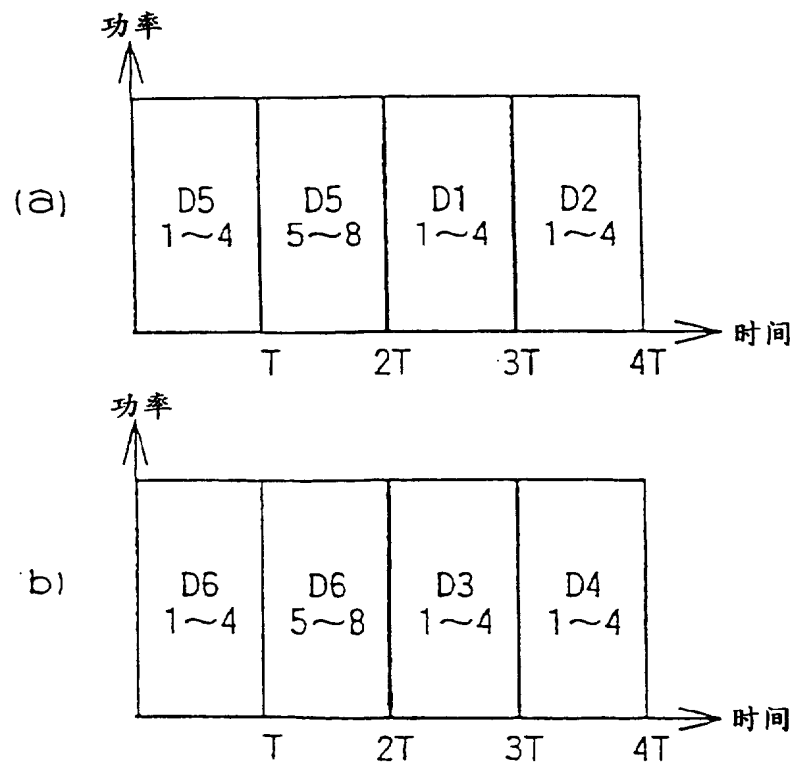


图 6

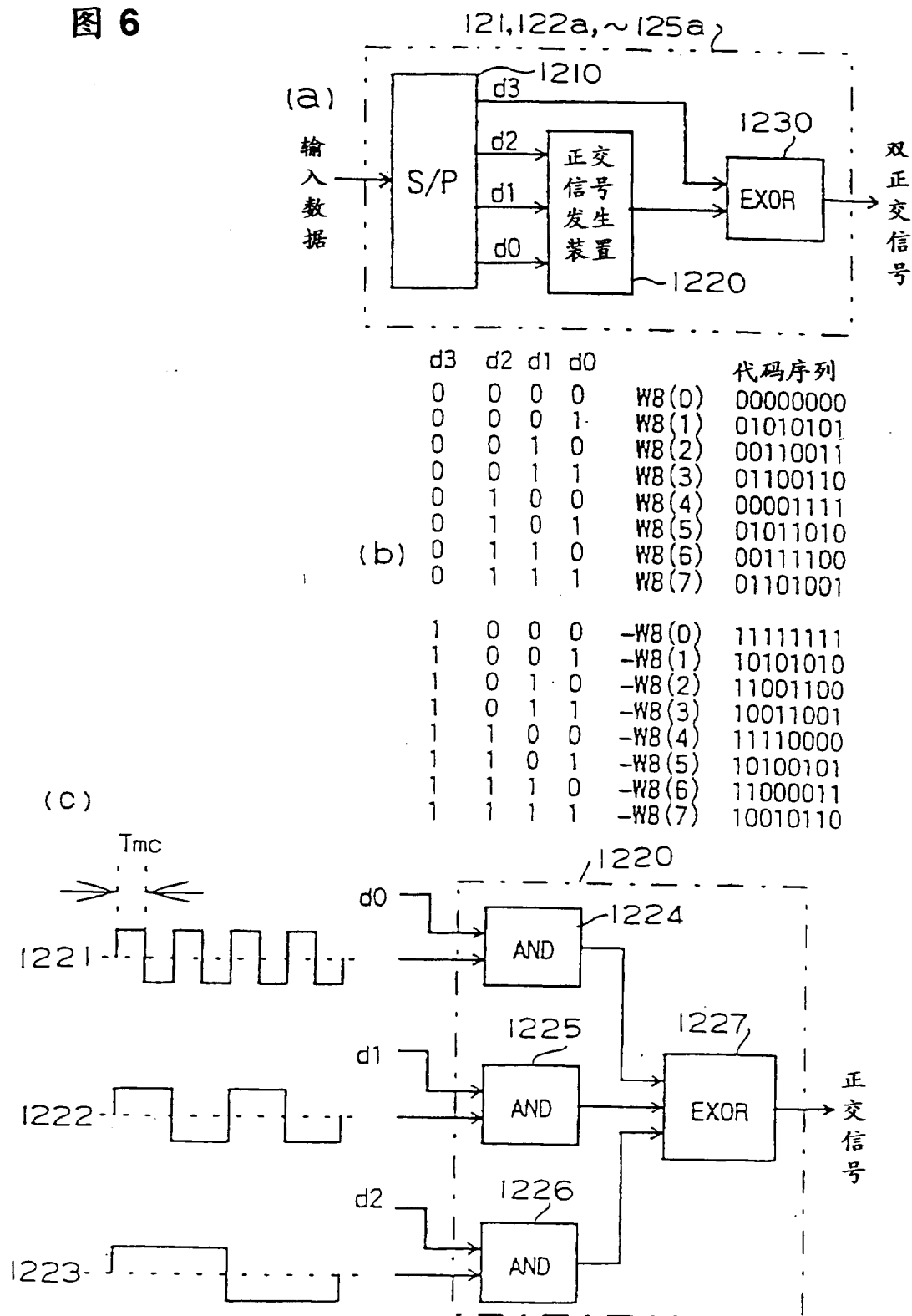


图 7 功率

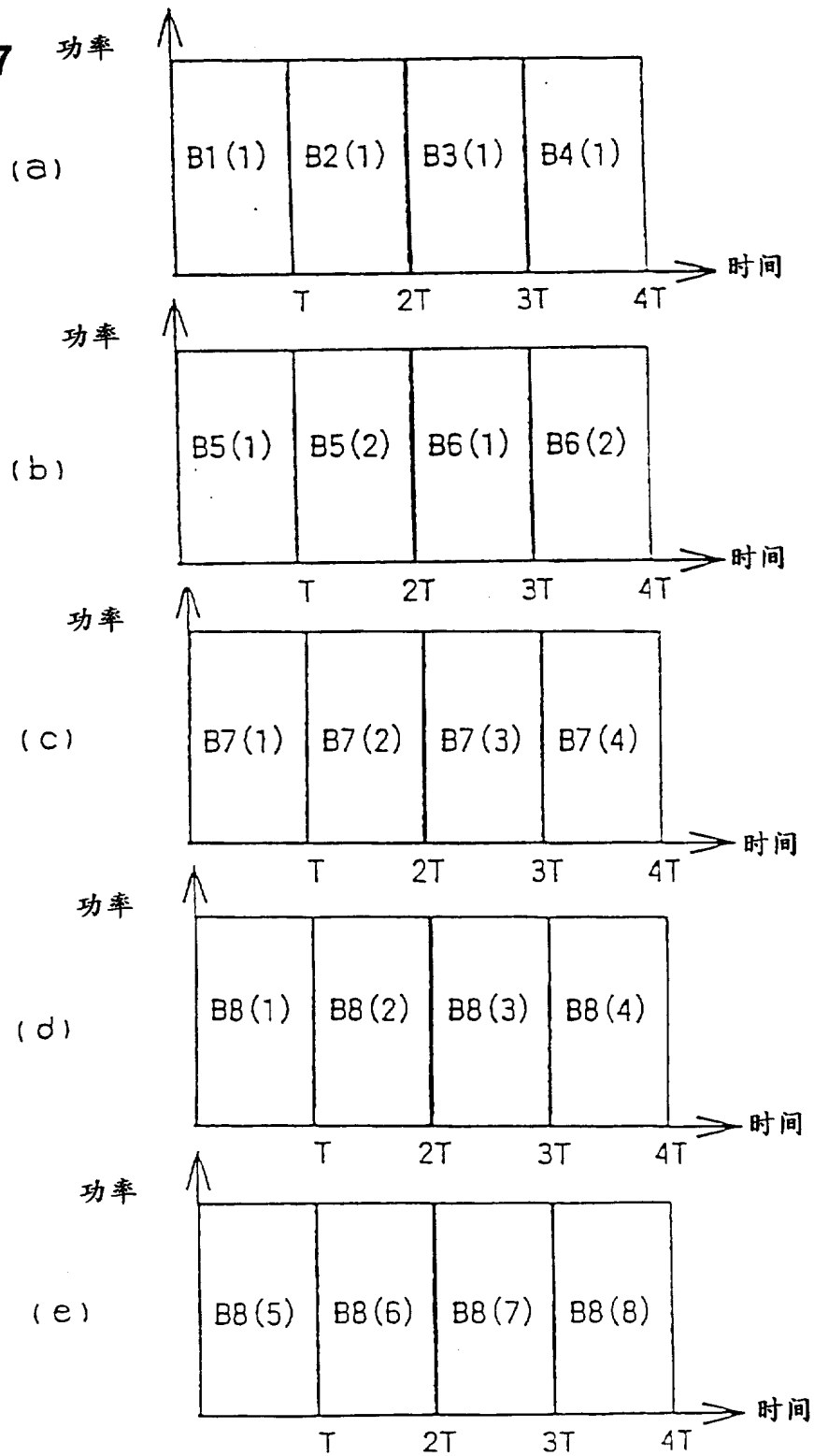


图 8

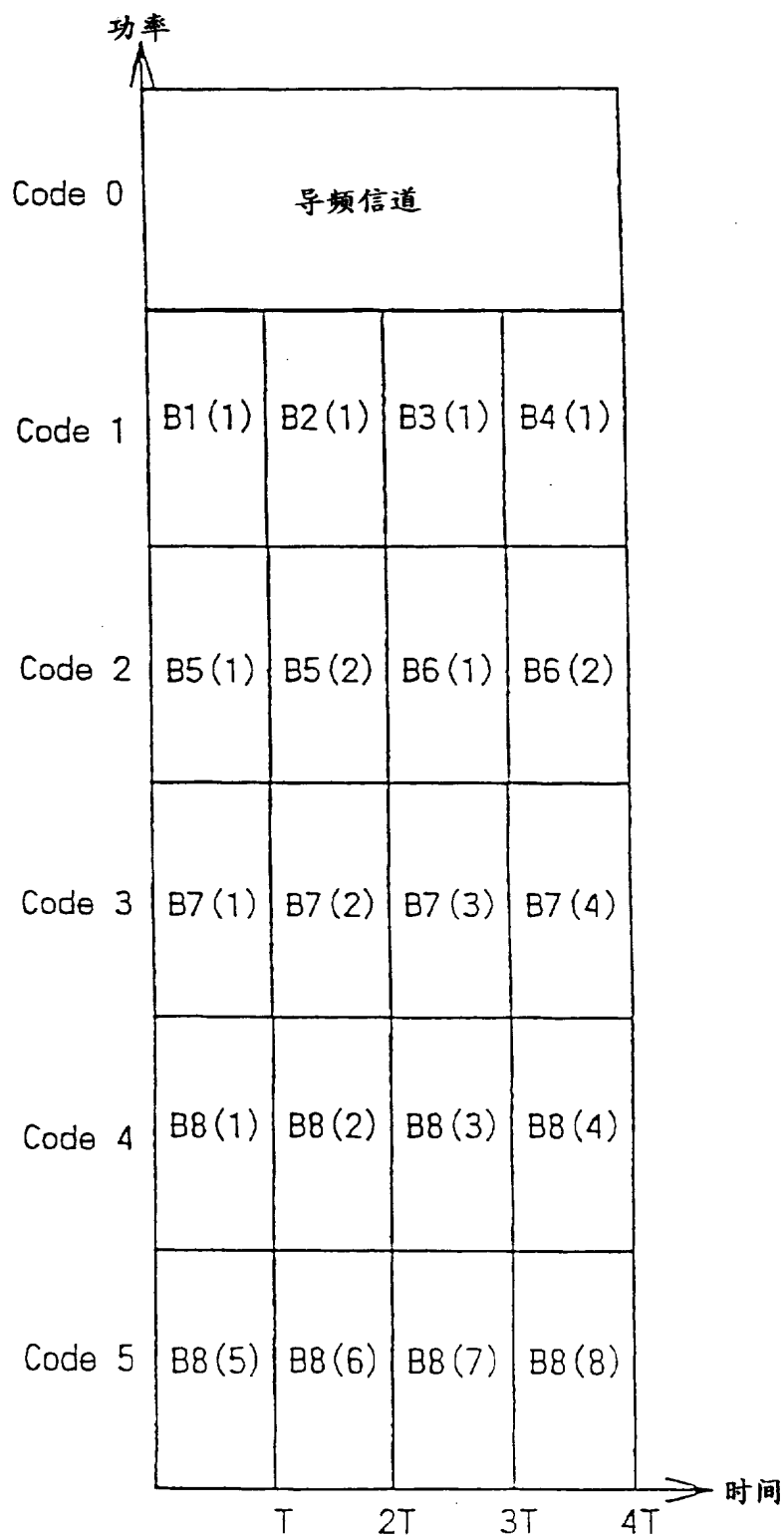


图 9

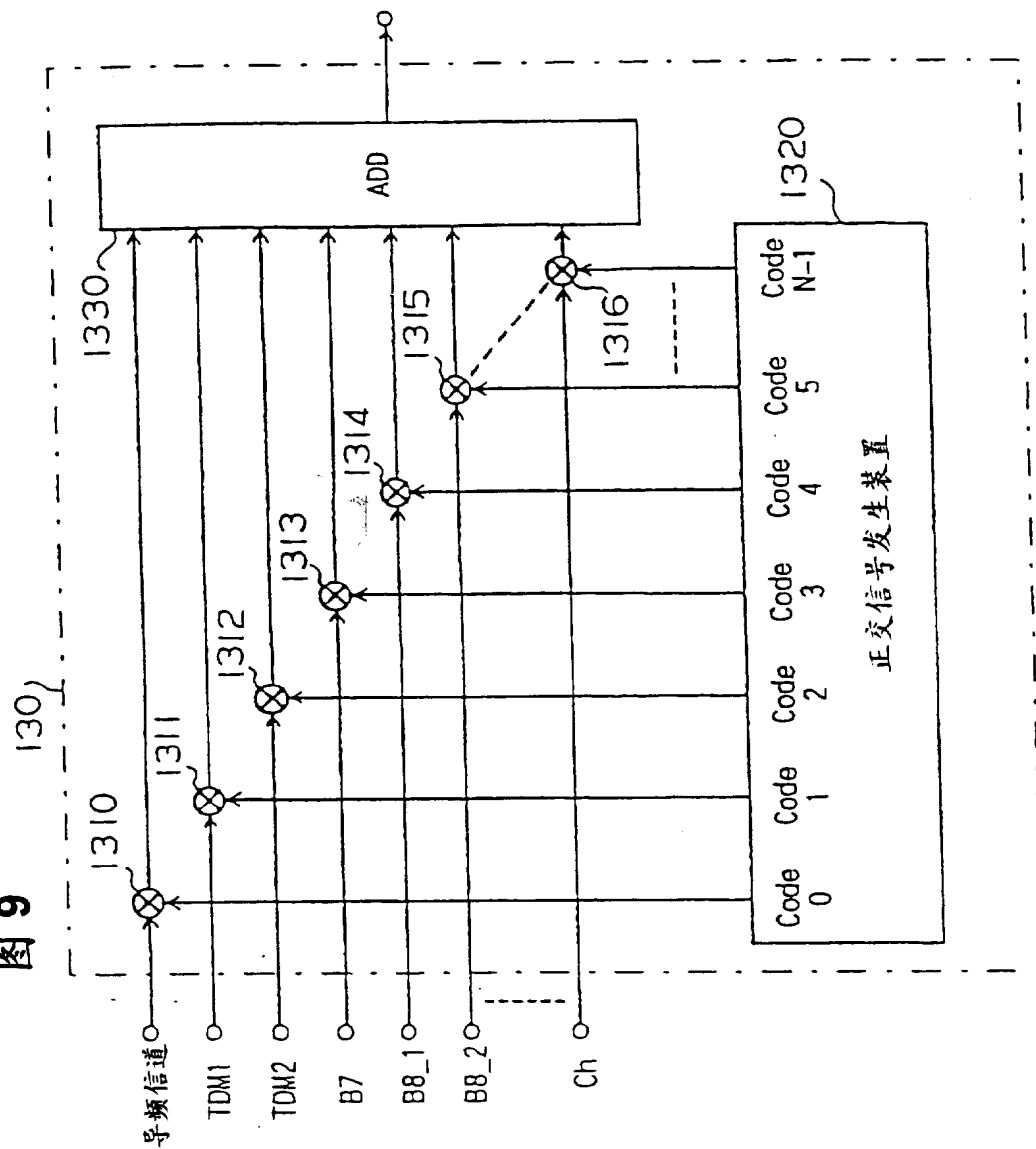
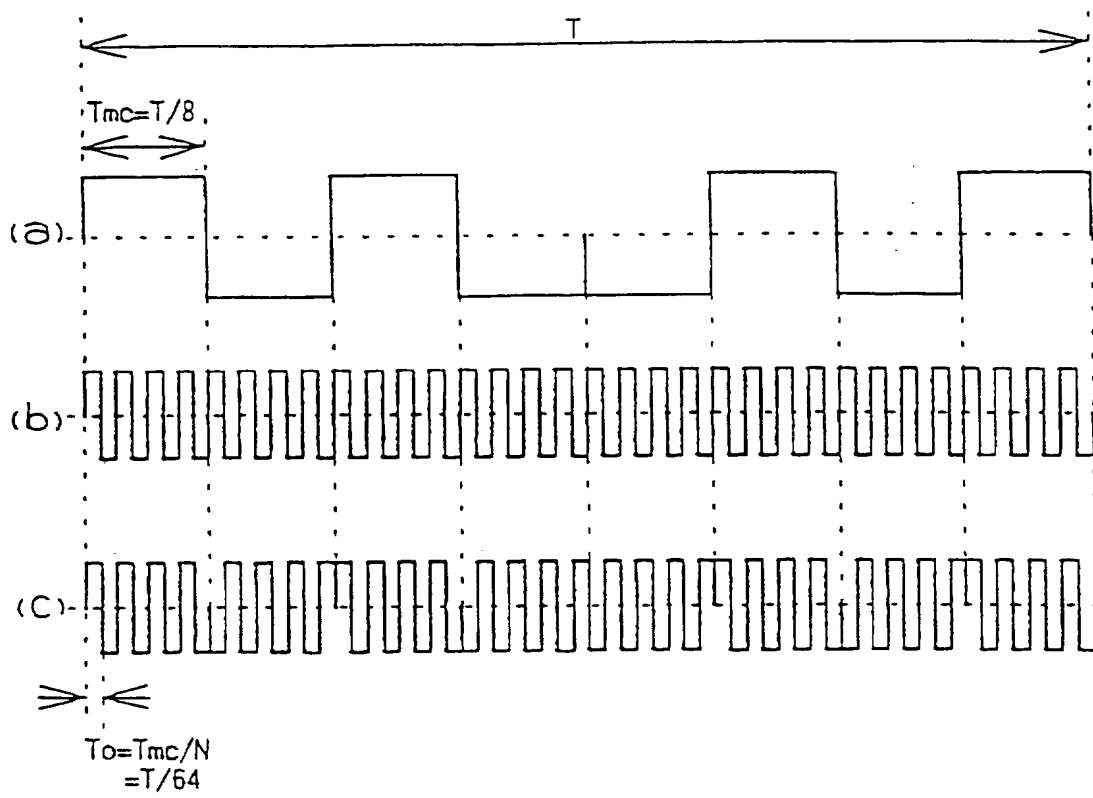


图 10



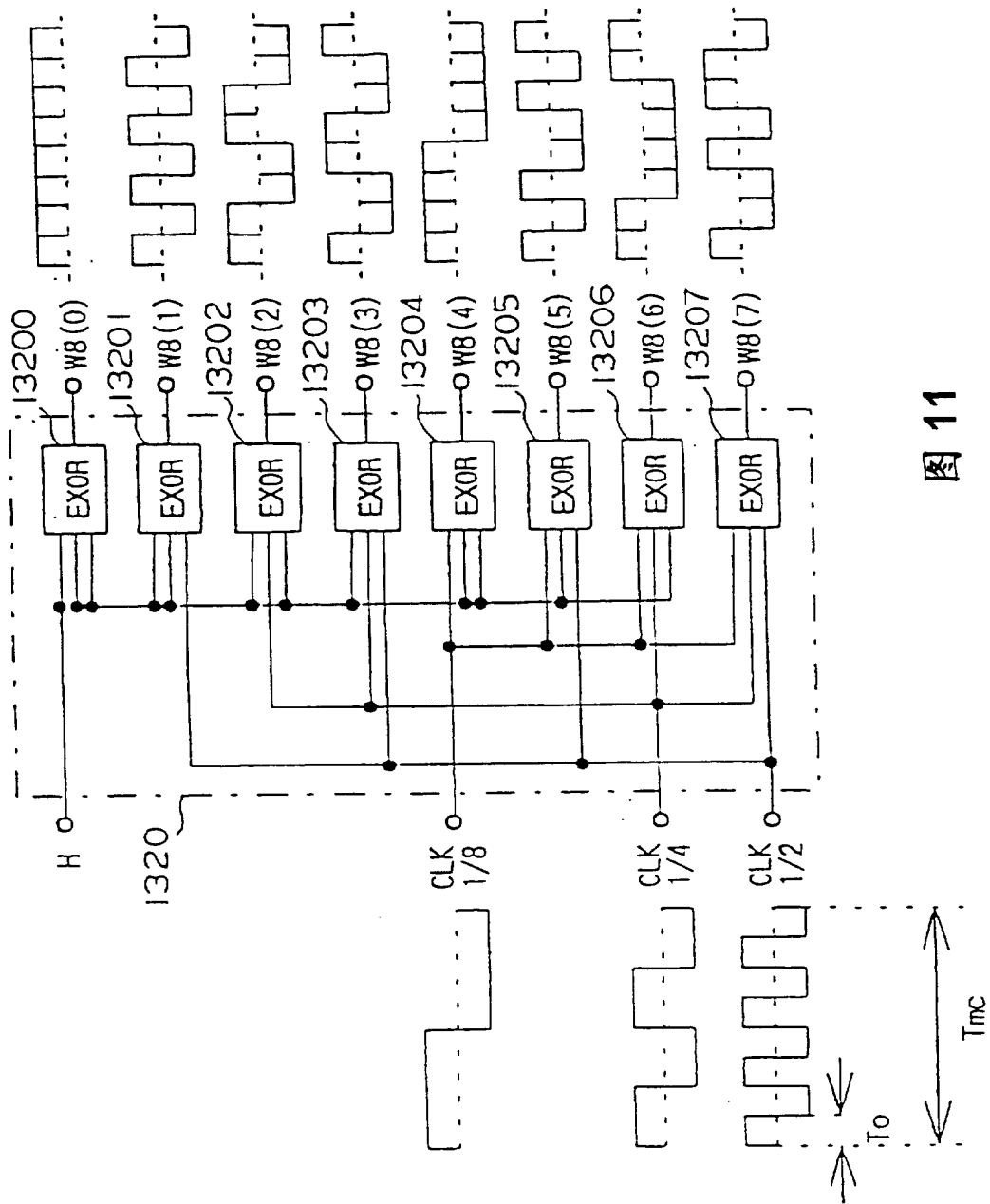


图 11

图 12

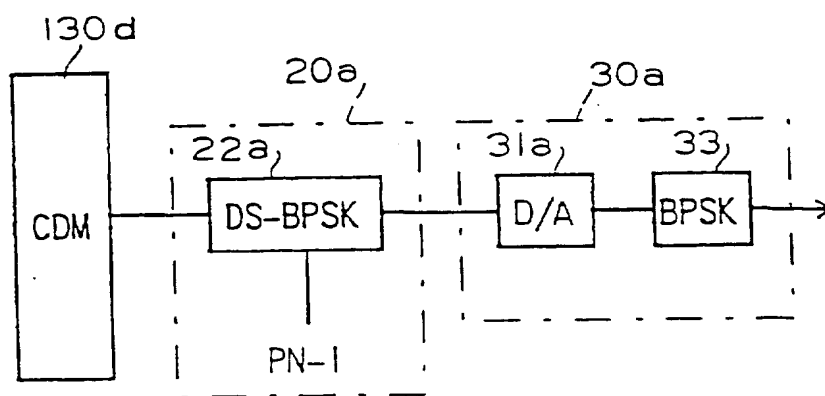


图 13

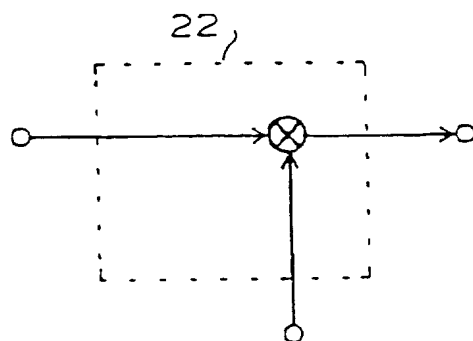
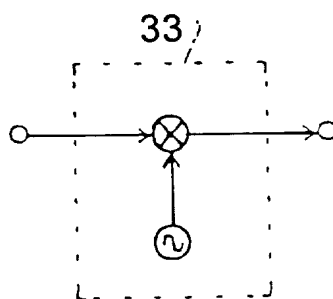


图 14



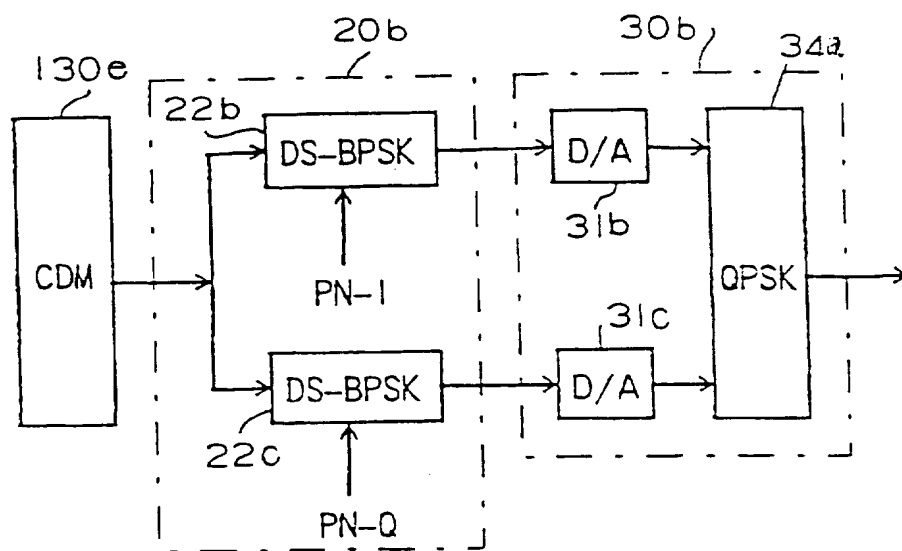


图 15

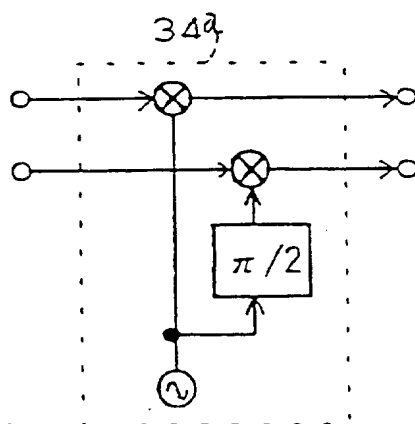


图 16

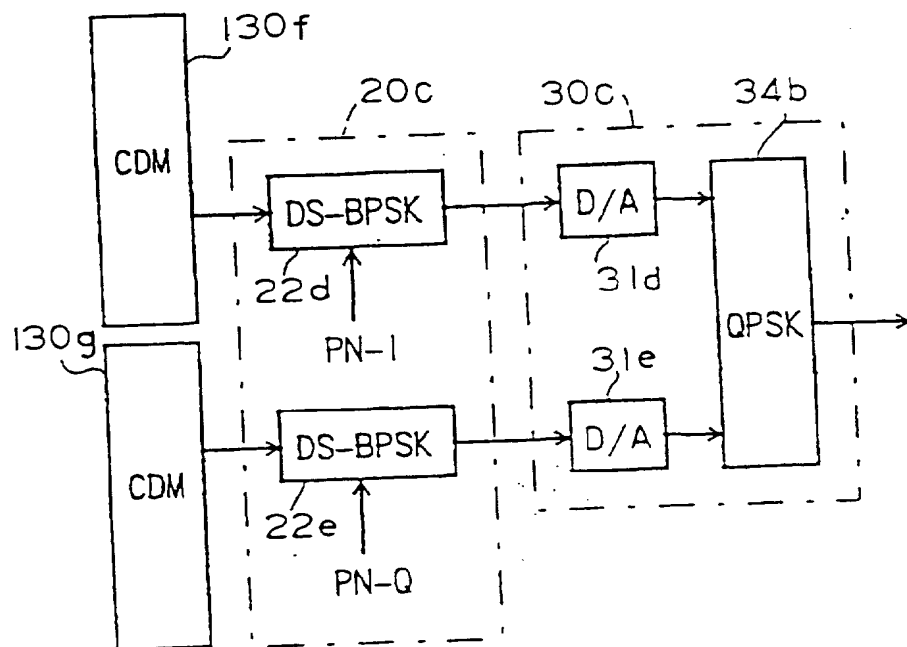


图 17

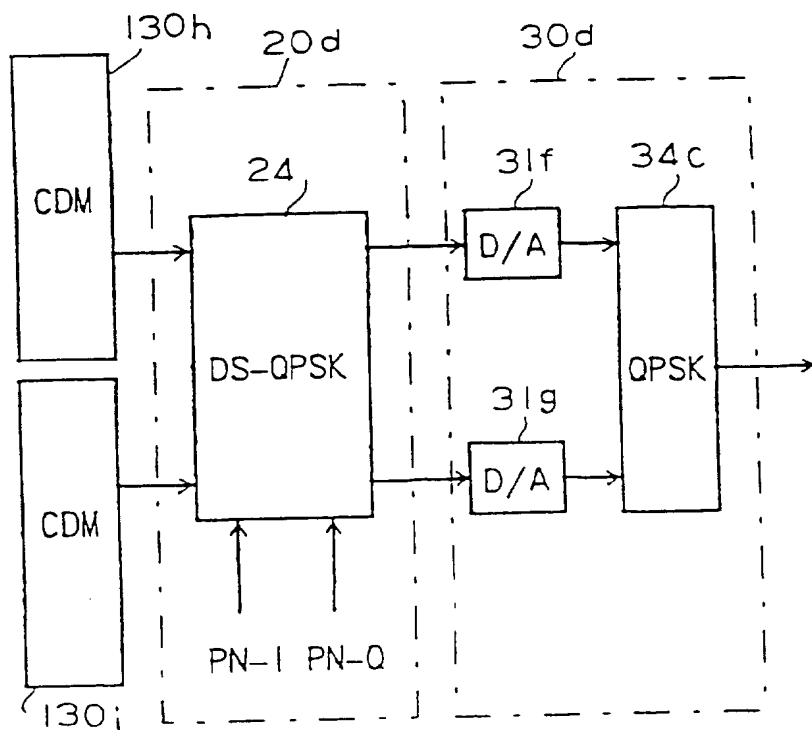


图 18

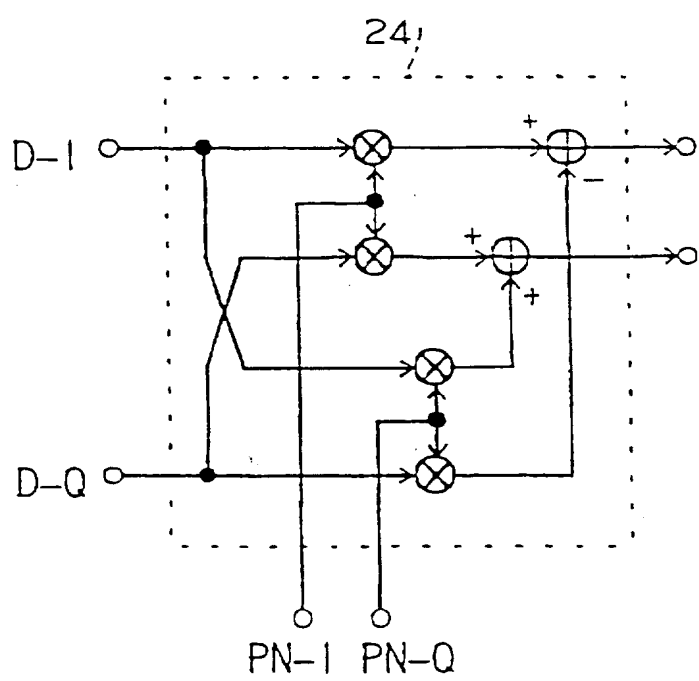


图 19

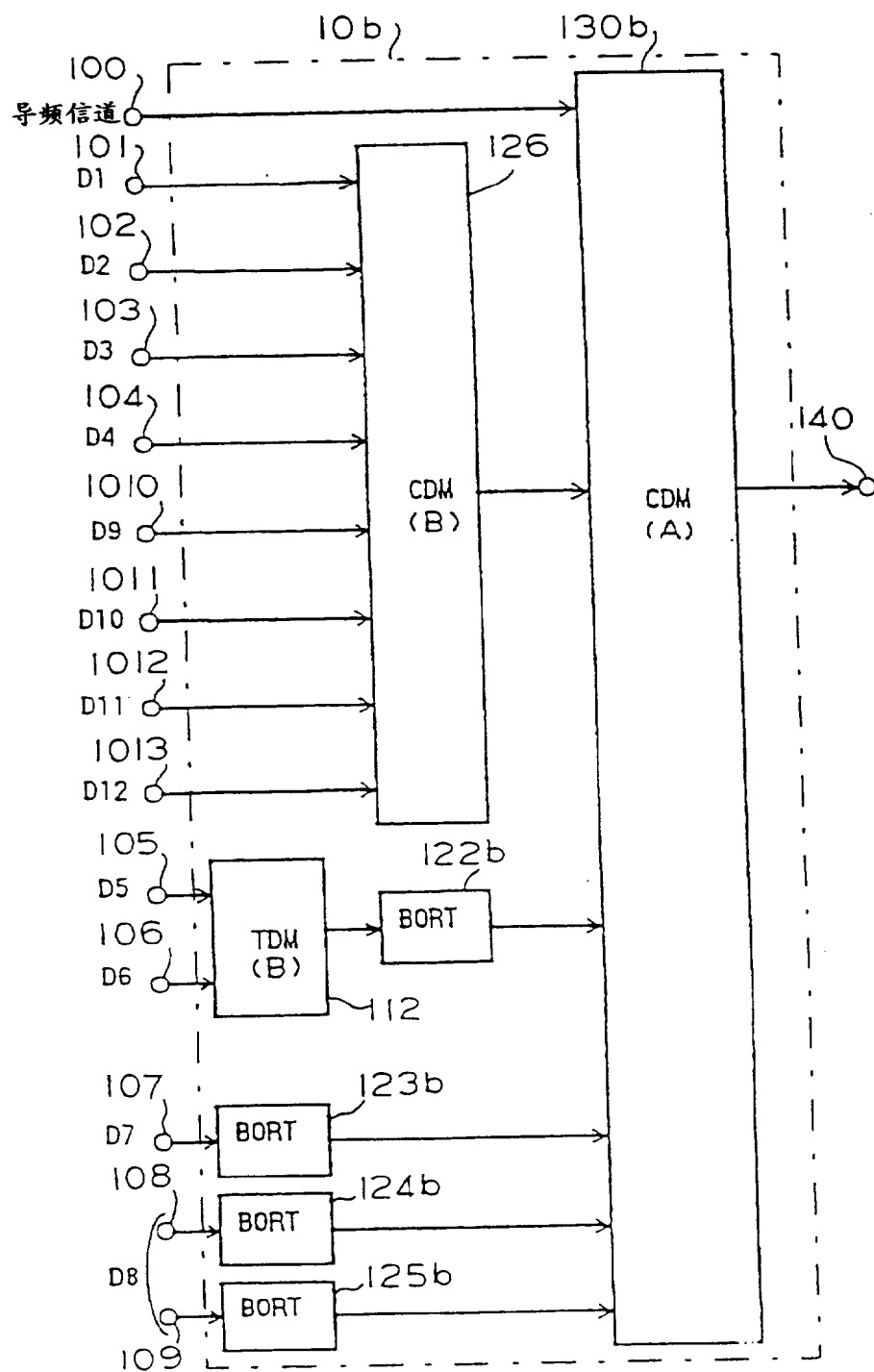


图 20

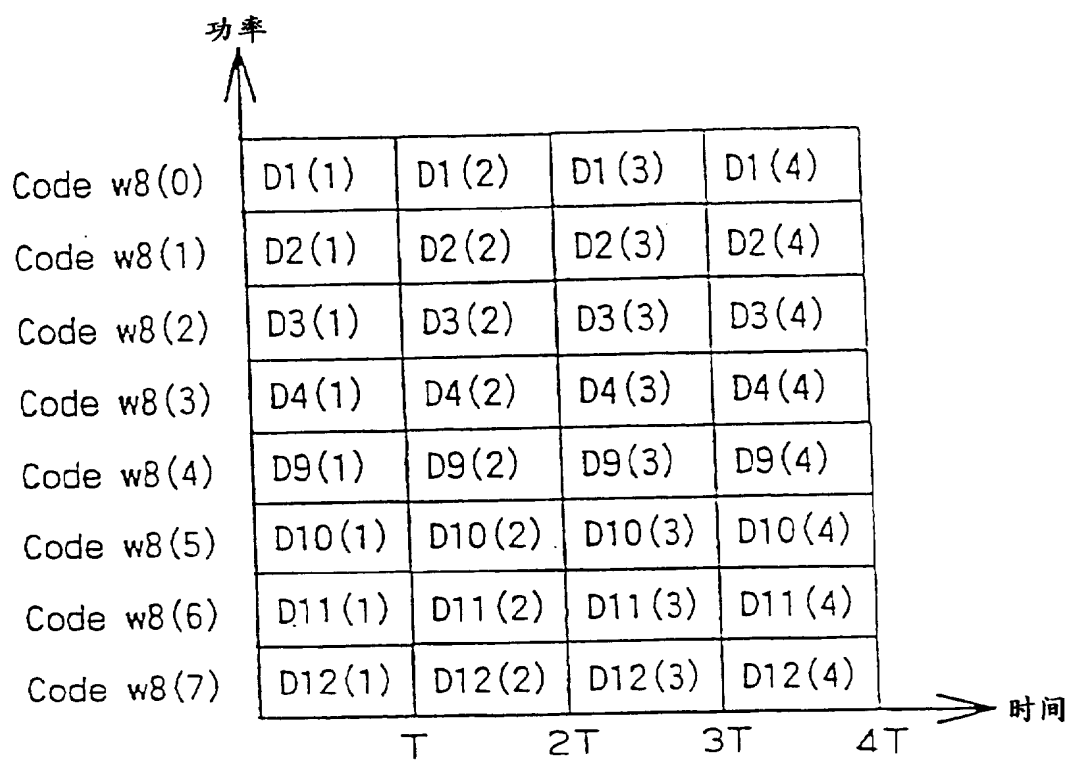


图 21

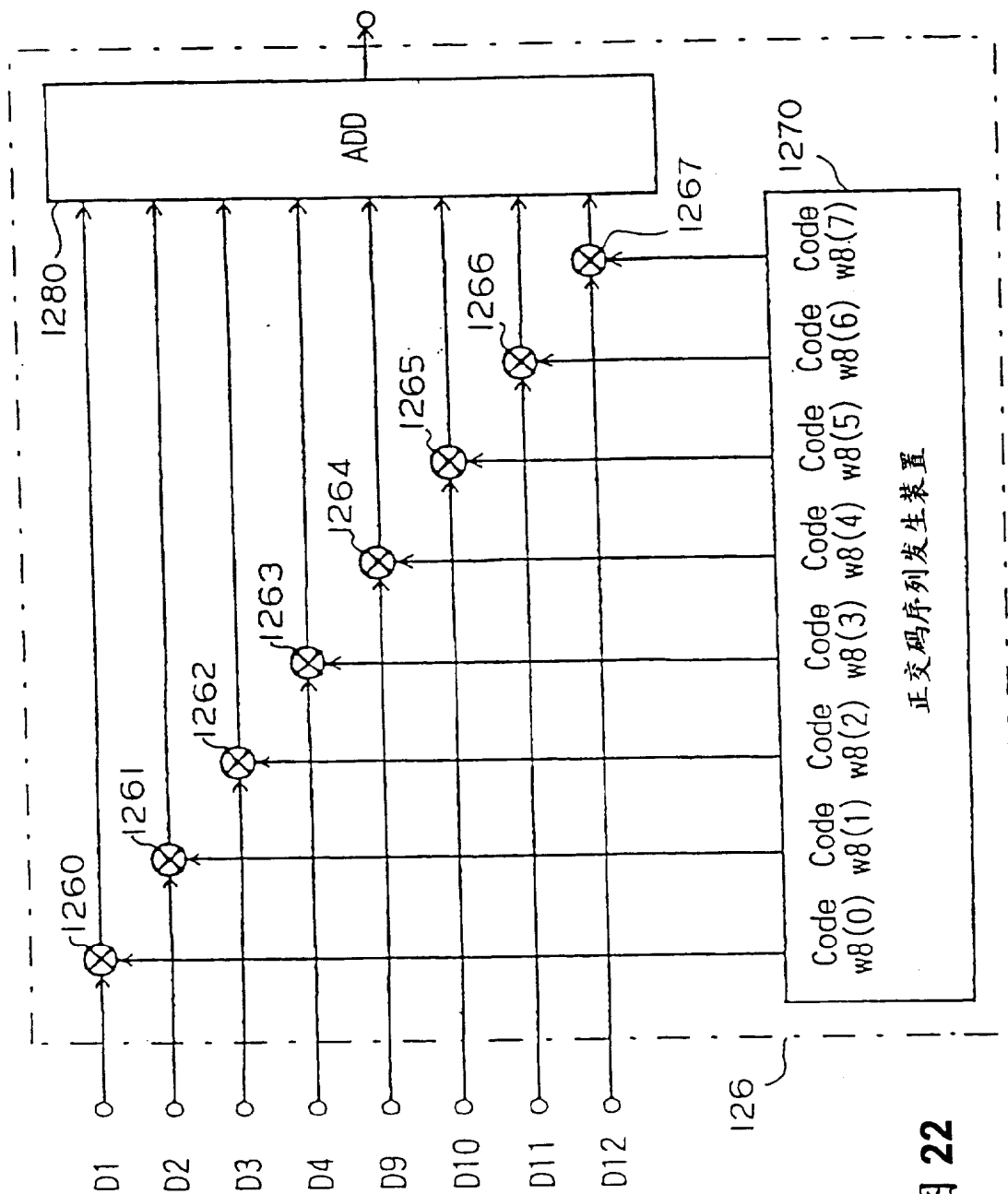


图 22

图 23

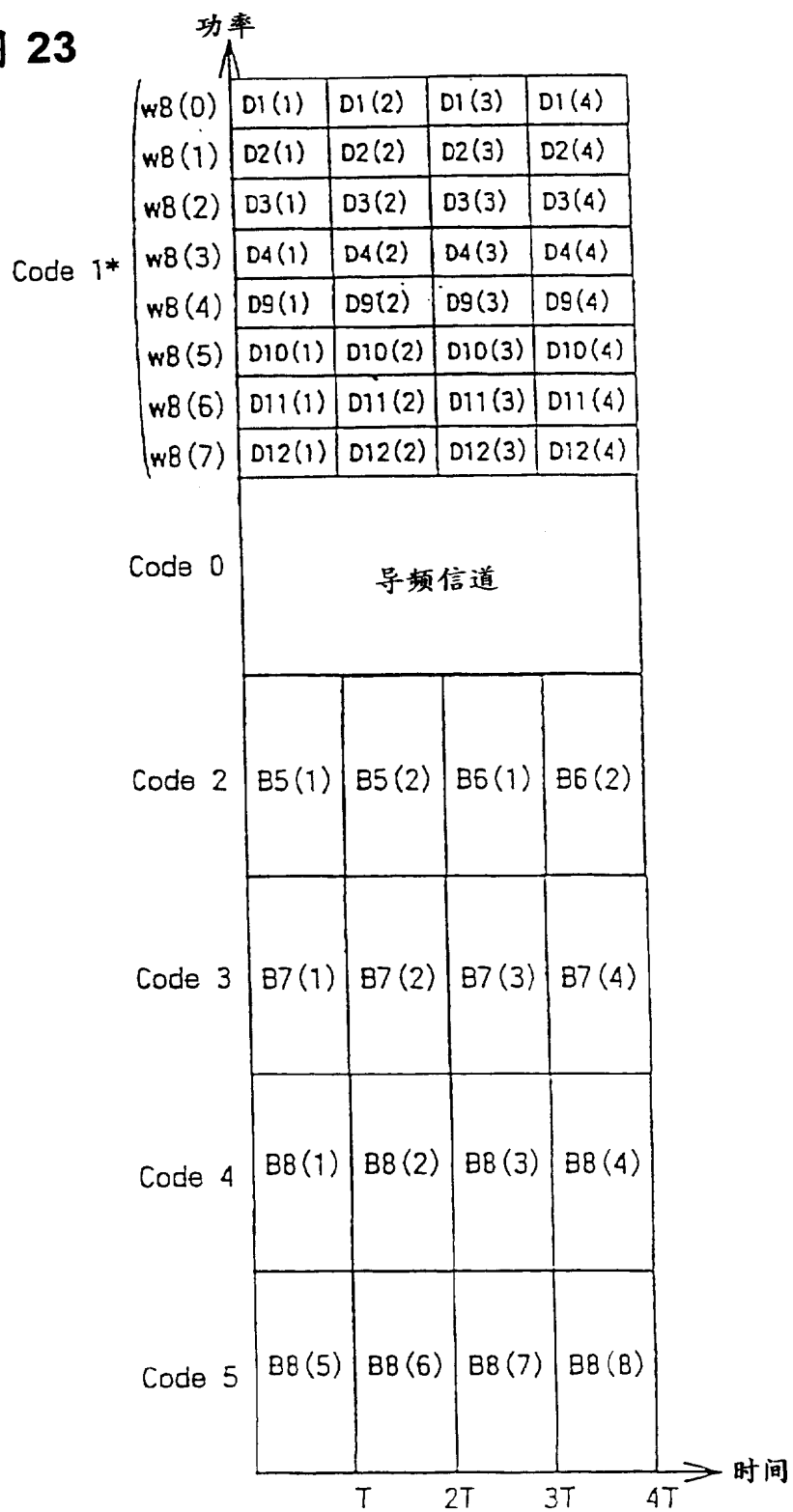
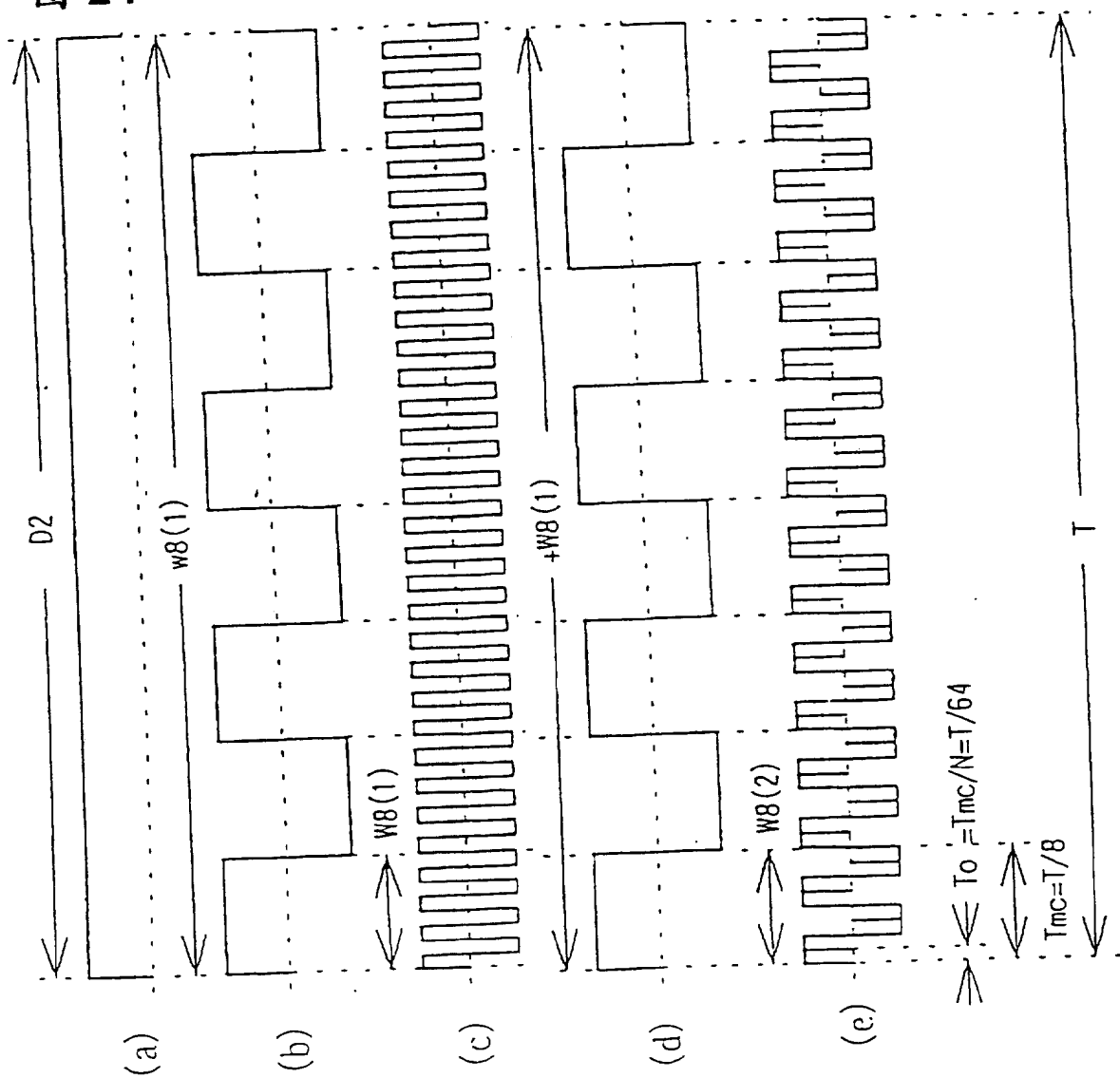


图 24



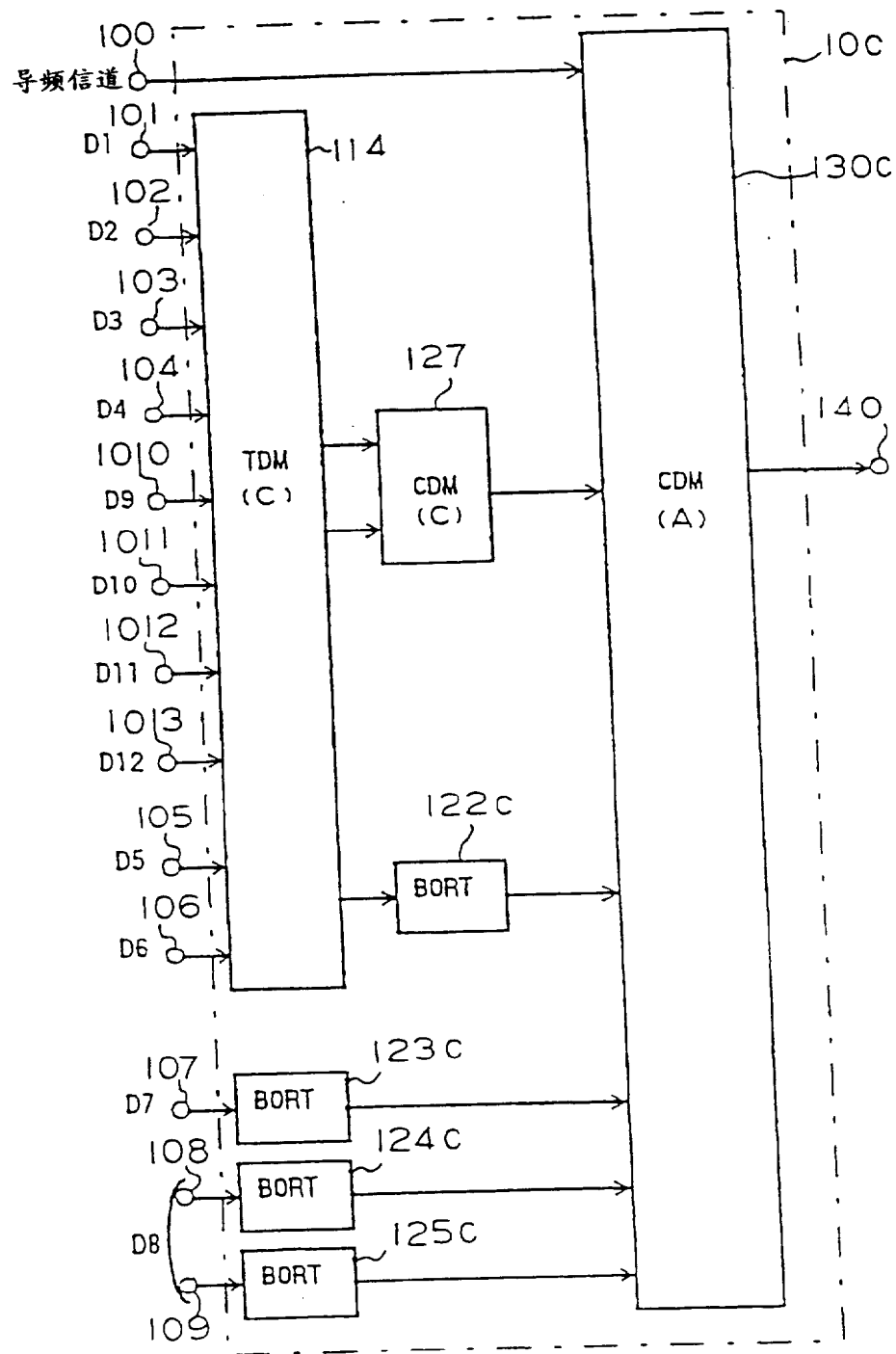
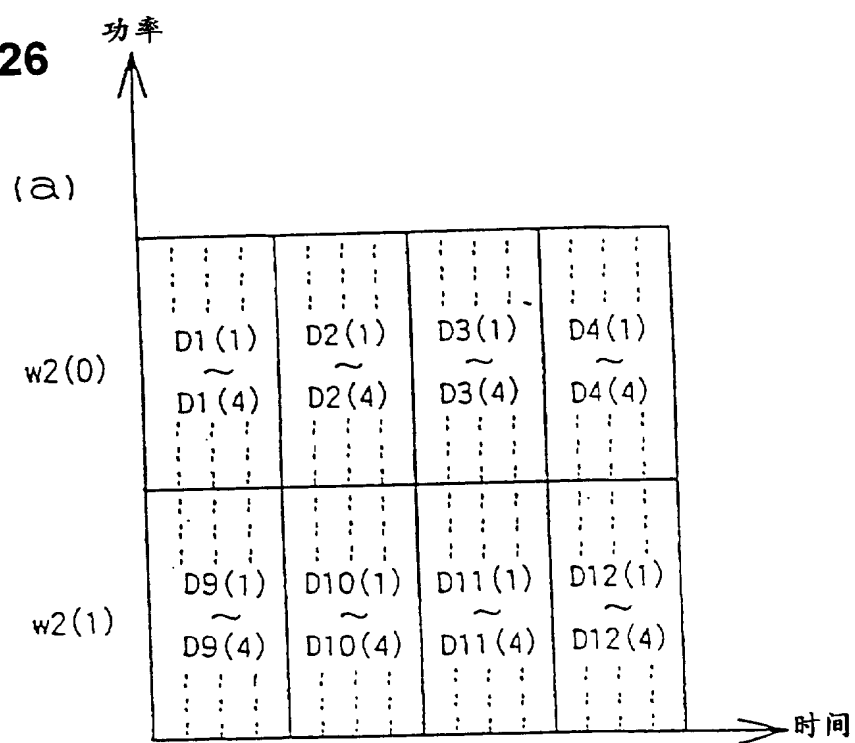


图 25

图 26



(b)

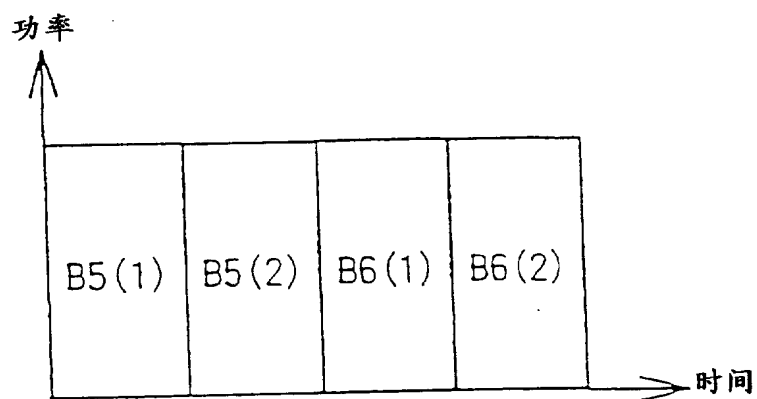
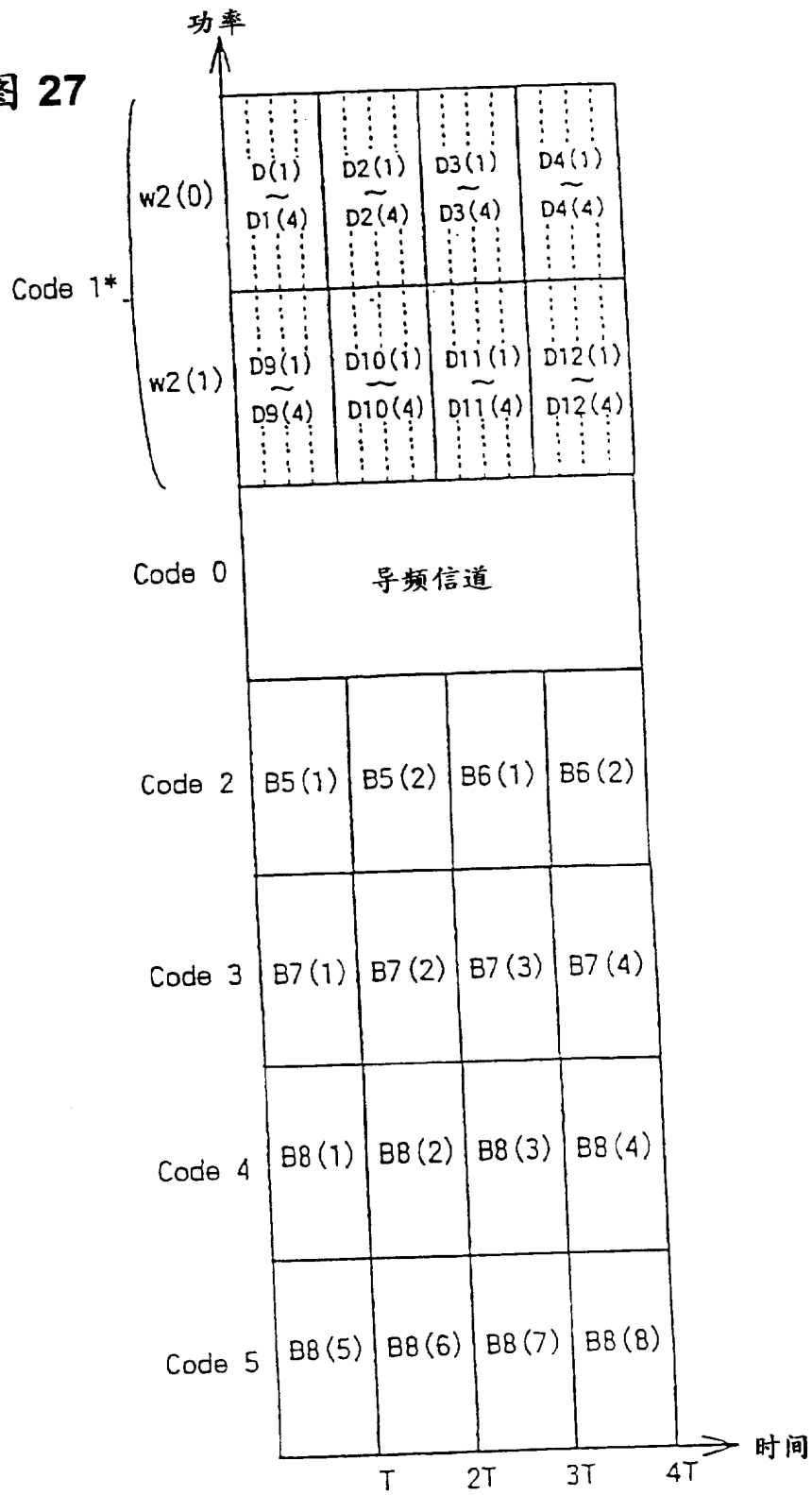


图 27



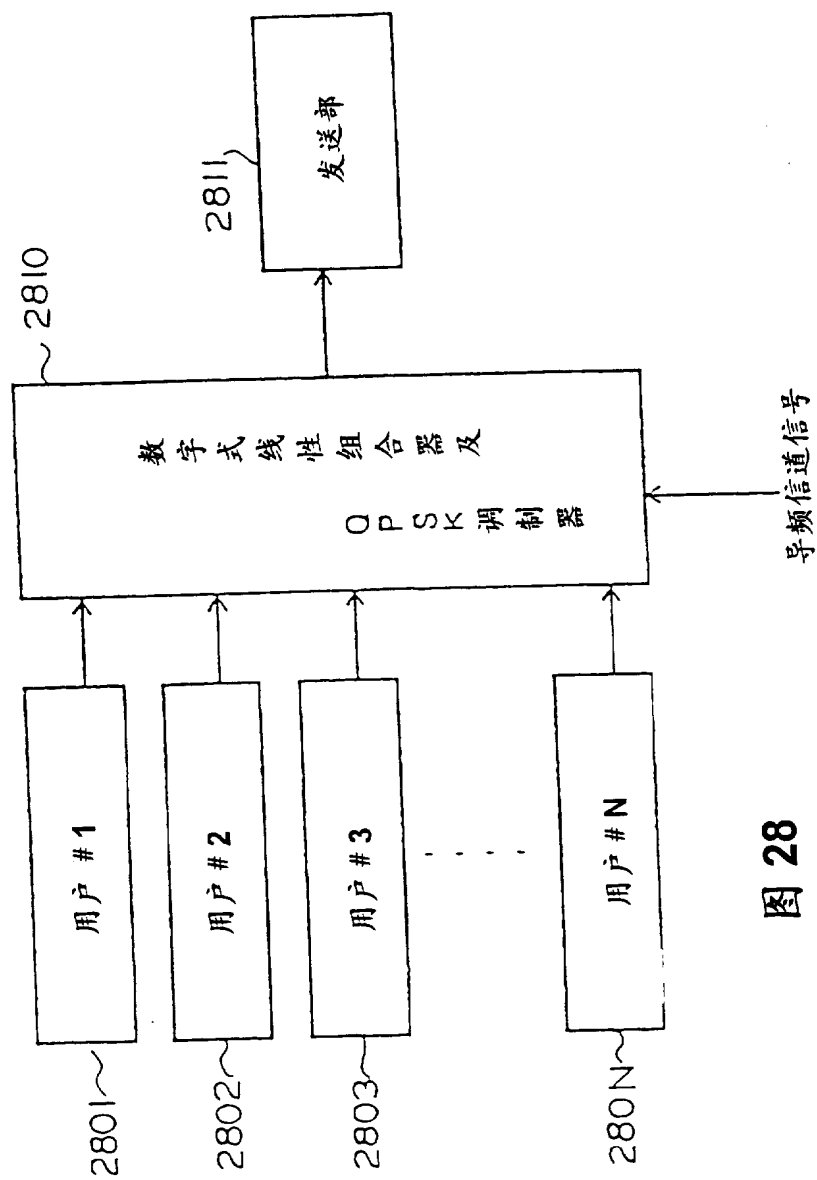


图 28

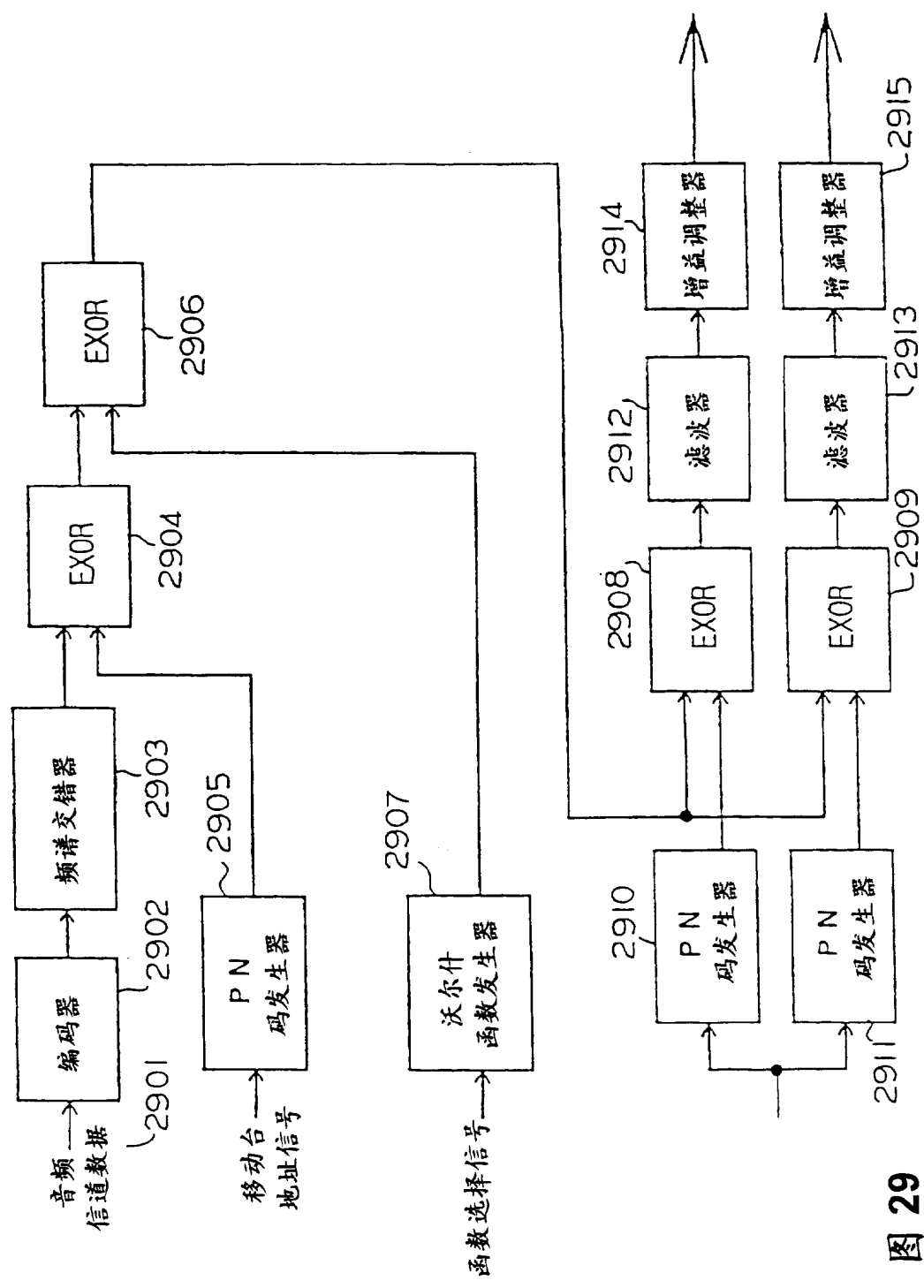


图 29

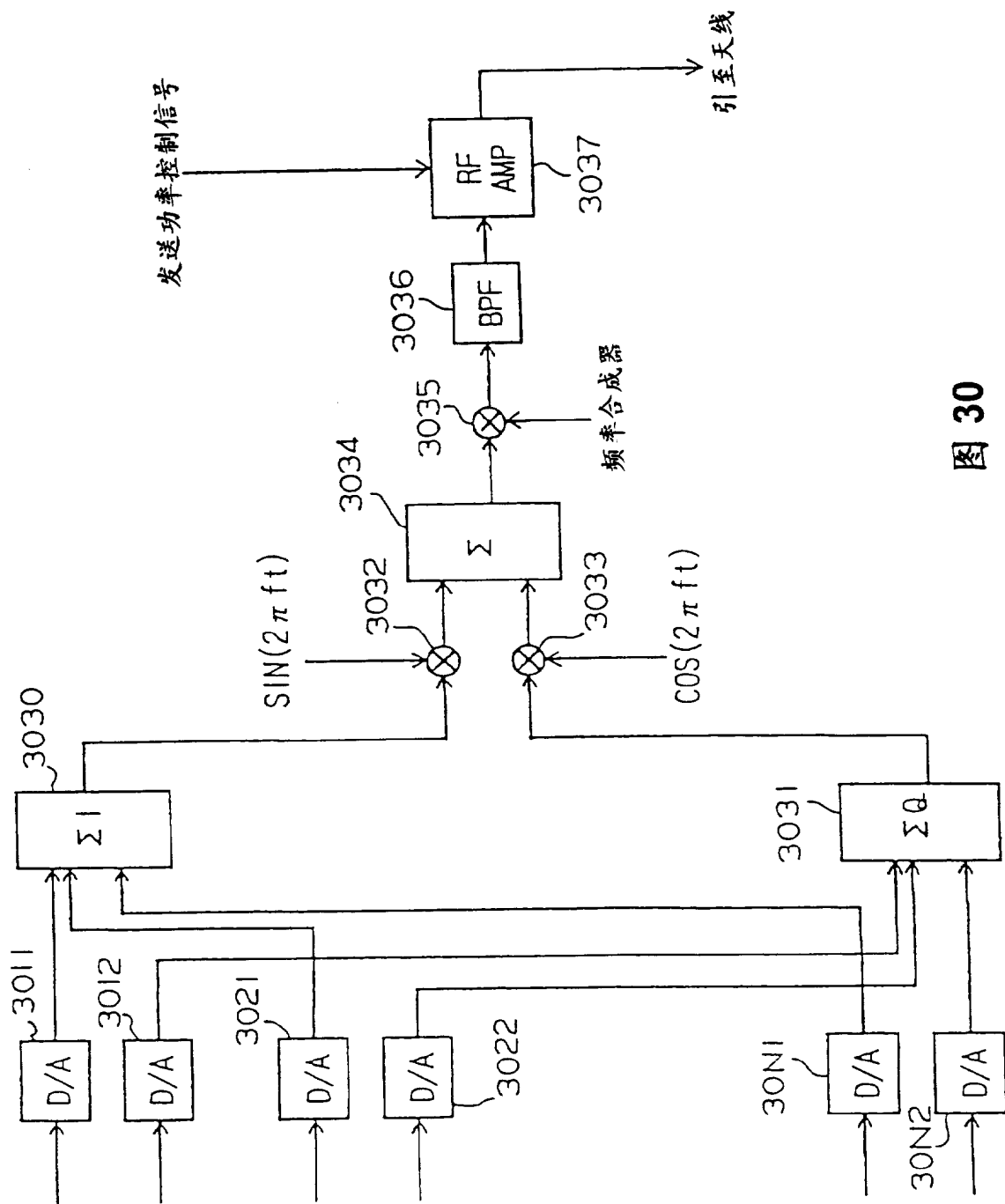


图 30

图31

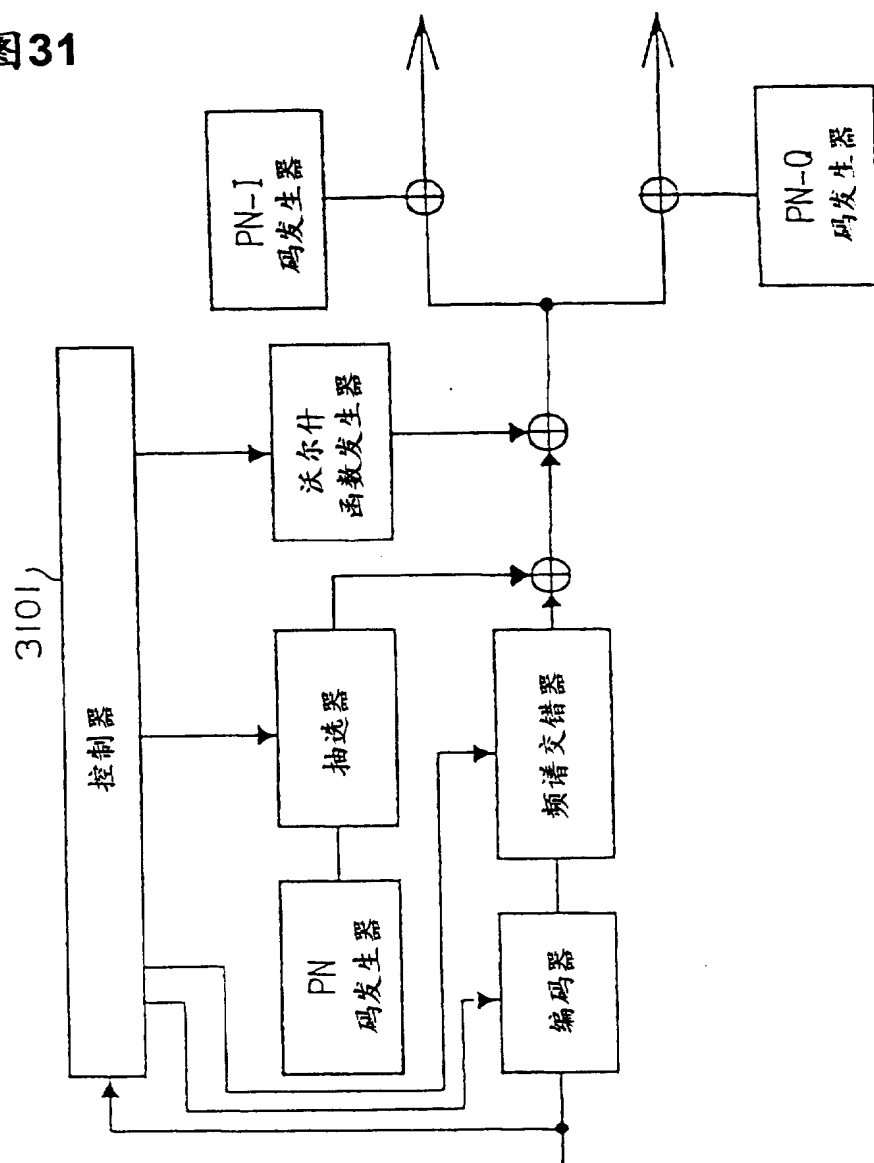
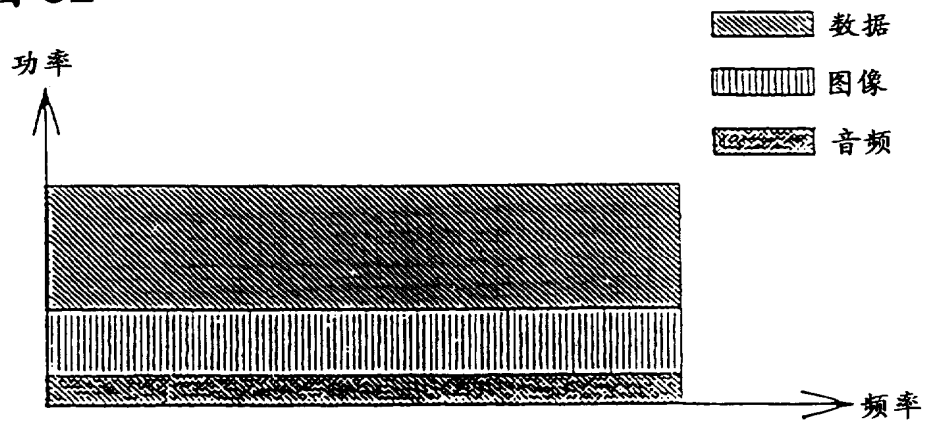


图 32



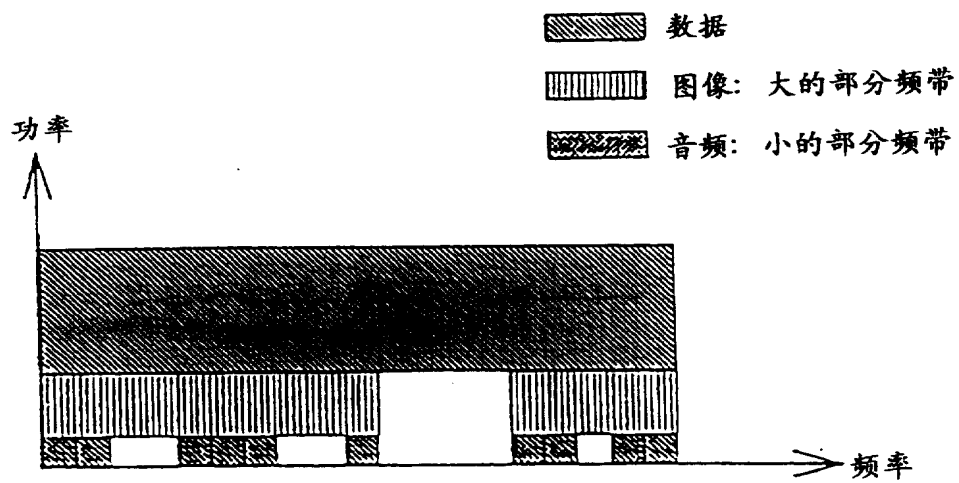


图 33

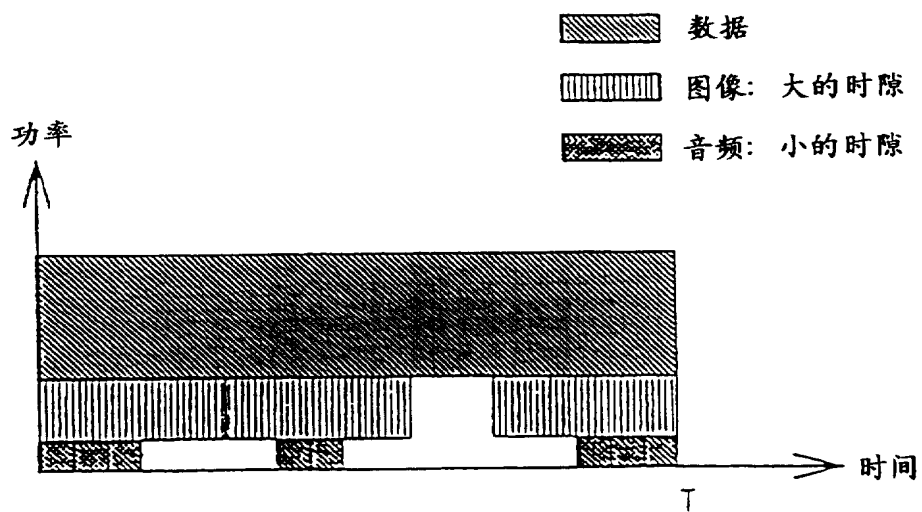


图 34

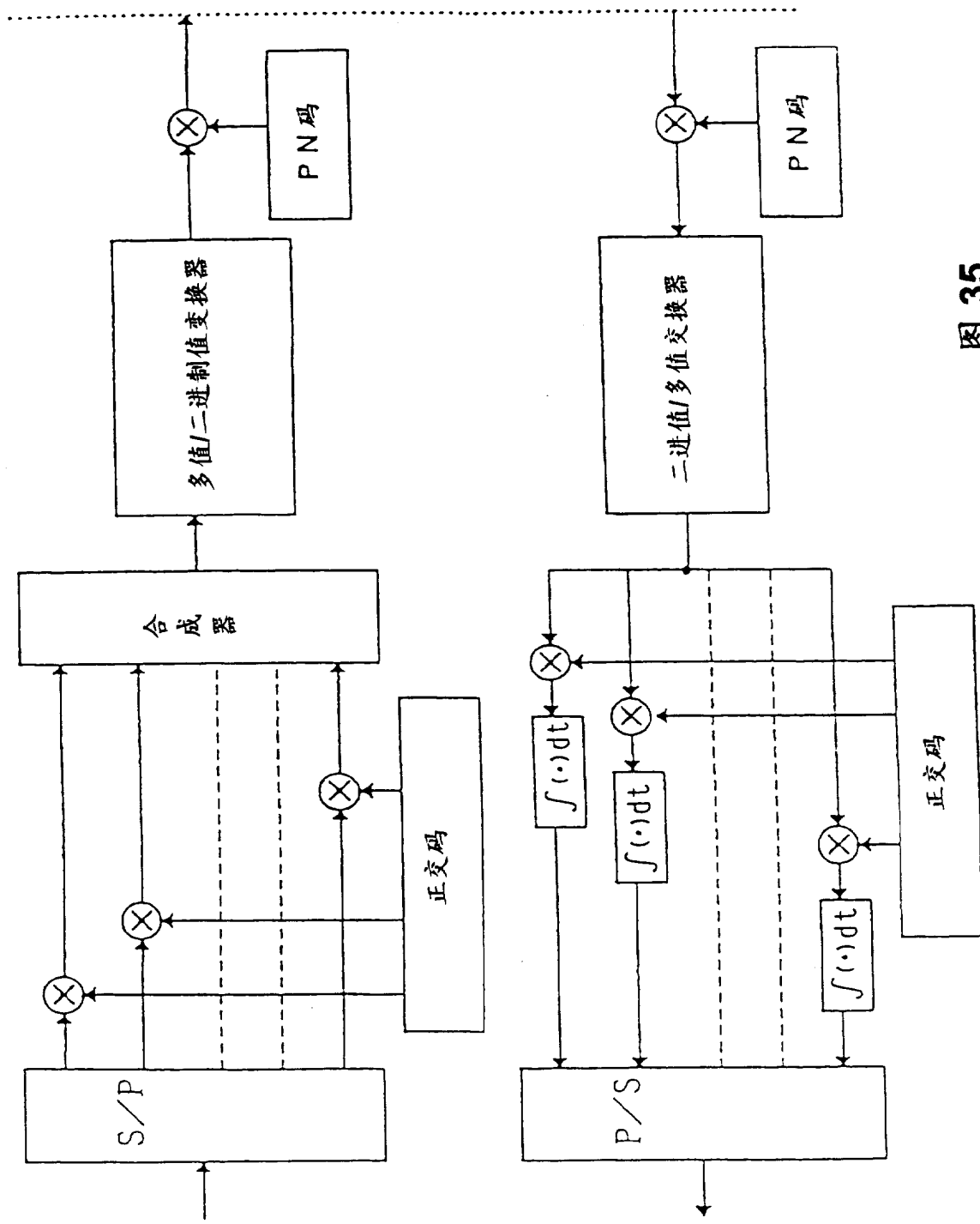


图 35

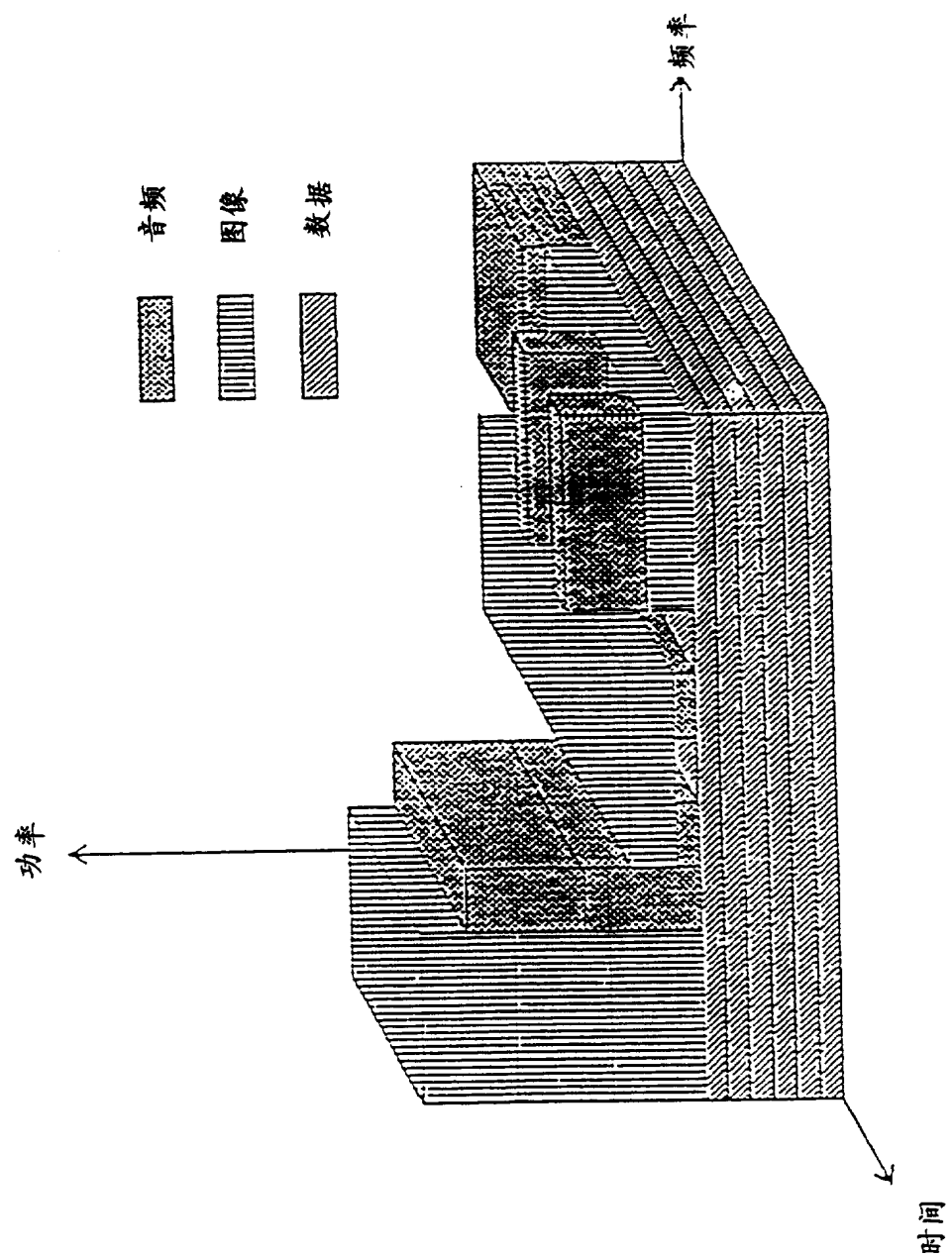


图 36

图 37

C7	A							
C6	B		G	H		P	S	
C5				I	M	Q		
C4								
C3				C				
C2	D	F		K	O		T	
C1	E			L				
C0								
	S0	S1	S2	S3	S4	S5	S6	

高速用户 : A,B,G,L

中速用户 : C,E,F,H,I,J,M,O,Q

低速用户 : D,K,N,P,R,S,T

图 38

C7	A							
C6	B		G	H		P	S	
C5				I	M	Q		
C4								
C3				C				
C2	D			K	O		T	
C1	E			F	L			
C0								
	F1	F2	F3	F4	F5	F6	F7	

高速用户 : A,B,G,L

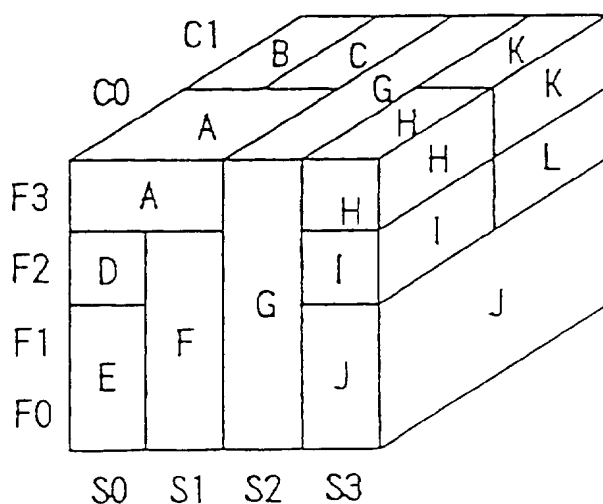
中速用户 :
C,E,F,H,I,J,M,O,Q

低速用户 :
D,K,N,P,R,S,T

C5		A				
C4 B		C6 G	C8 H		C8 P	C8 S
			C7 I	C7 M	C7 Q	
C3 C			C3 J	C3 N	C3 R	C3 J
C1 D	C2 F		C1 K	C1 O		C1 T
C0 E			C0 L			
S0	S1	S2	S3	S4	S5	S6

高速用户 : A,B,G,L
 中速用户 : C,E,F,H,I,J,M,O,Q
 低速用户 : D,K,N,P,R,S,T

图 39



高速用户 : F,G,J
 中速用户 : A,B,C,E
 低速用户 : D,H,I,K,L

图 40

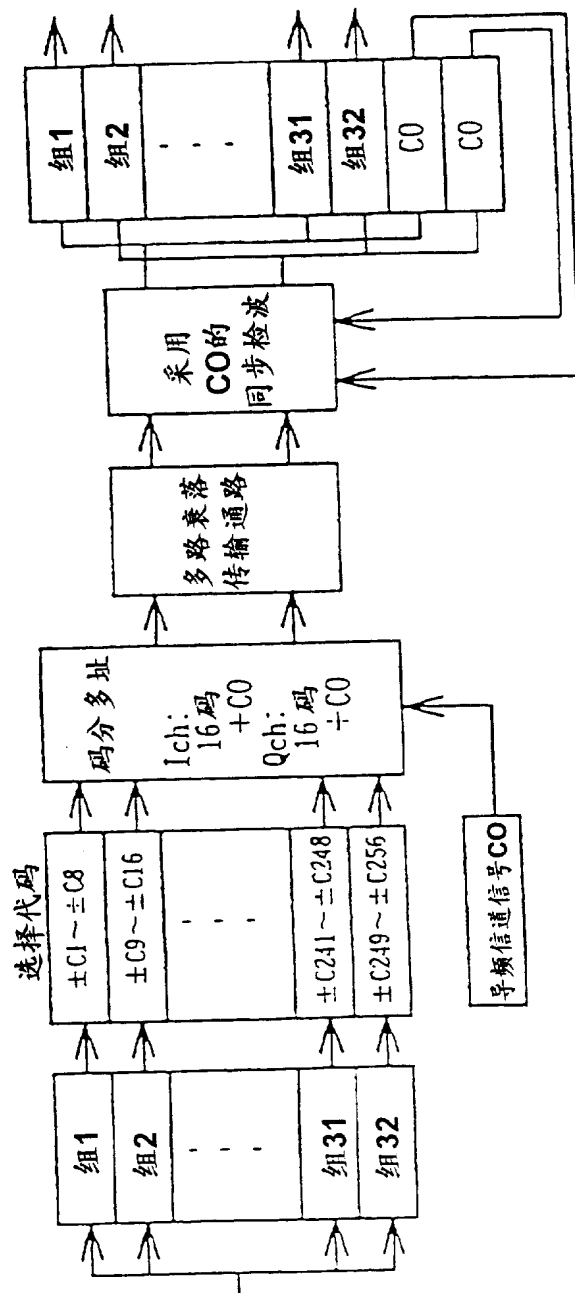


图 41